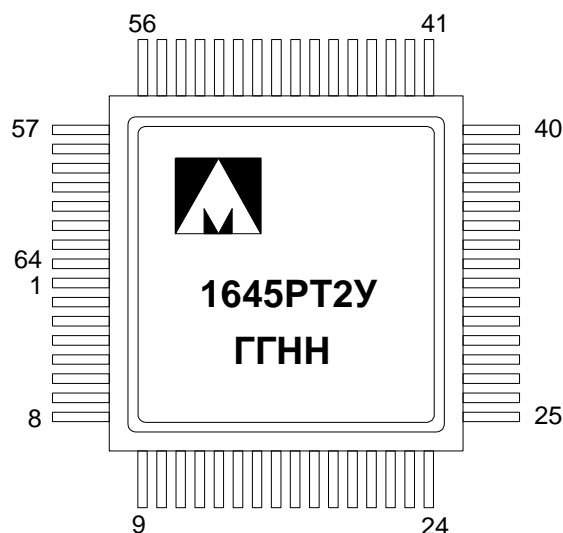




**Микросхема однократно электрически программируемого
постоянного запоминающего устройства
емкостью 256К (32Кх8) бит
1645PT2У, К1645PT2У, К1645PT2УК, К1645PT2Н4**



ГГ – год выпуска
НН – неделя выпуска

**Основные характеристики
микросхемы:**

- Емкость ОПЗУ 256К (32К x 8) бит;
- Напряжение питания 3,0 – 3,6 В;
- Напряжение программирования 17 – 18 В;
- Ток потребления в режиме хранения не более 5 мА;
- Динамический ток потребления не более 50 мА;
- Время цикла чтения не менее 100 нс;
- Поддерживается оригинальным программатором;
- Температурный диапазон:

Обозначение	Диапазон
1645PT2У	минус 60 – 125 °С
К1645PT2У	минус 60 – 125 °С
К1645PT2УК	0 – 70 °С

Тип корпуса

- 64-выводной металлокерамический корпус 5134.64-6;
- микросхемы К1645PT2Н4 поставляются в бескорпусном исполнении.

Общее описание и область применения микросхем

Микросхема 1645PT2У представляет собой однократно электрически программируемое постоянное запоминающее устройство (ПЗУ) с произвольной выборкой с информационной емкостью 256К с организацией 32К слов по 8 бит, устойчивое к воздействию специальных факторов. Микросхема поддерживается оригинальным программатором и прилагаемым к нему программным обеспечением.

Микросхема предназначена для использования в блоках и устройствах памяти общих и специальных вычислительных систем с большими потоками информации.

1 Структурная блок-схема микросхемы

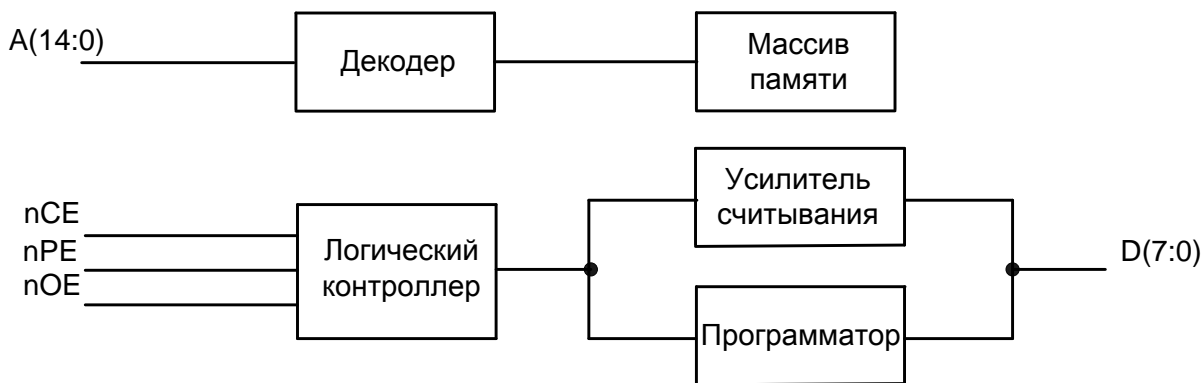


Рисунок 1 – Структурная блок-схема ППЗУ

2 Условное графическое обозначение

2	A0	1645PT2У	↕	D0	29
3	A1			D1	30
4	A2			D2	31
5	A3			D3	34
6	A4			D4	35
7	A5			D5	36
8	A6			D6	37
19	A7			D7	38
20	A8				
21	A9				
45	A10				
59	A11			T1	17
60	A12			T2	50
61	A13				
62	A14				
63	nPE	HUcc	48		
58	nOE	Ucc	1, 16, 17, 27, 33, 40, 52		
44	nCE	GND	15, 28, 32, 39, 51, 64		

Рисунок 2 – Условное графическое обозначение микросхемы

3 Описание выводов

Таблица 1 – Описание выводов

№ вывода корпуса	Обозначение вывода	Функциональное назначение вывода
1	Ucc	Питание
2	A0	Вход сигнала адреса
3	A1	Вход сигнала адреса
4	A2	Вход сигнала адреса
5	A3	Вход сигнала адреса
6	A4	Вход сигнала адреса
7	A5	Вход сигнала адреса
8	A6	Вход сигнала адреса
15	GND	Общий
16	Ucc	Питание
17	Ucc	Питание
19	A7	Вход сигнала адреса
20	A8	Вход сигнала адреса
21	A9	Вход сигнала адреса
27	Ucc	Питание
28	GND	Общий
29	D0	Вход/выход данных
30	D1	Вход/выход данных
31	D2	Вход/выход данных
32	GND	Общий
33	Ucc	Питание
34	D3	Вход/выход данных
35	D4	Вход/выход данных
36	D5	Вход/выход данных
37	D6	Вход/выход данных
38	D7	Вход/выход данных
39	GND	Общий
40	Ucc	Питание
44	nCE	Вход сигнала разрешения выборки
45	A10	Вход сигнала адреса
48	HUcc	Напряжение программирования
50	GND	Общий
51	GND	Общий
52	Ucc	Питание
58	nOE	Вход сигнала разрешения выхода данных
59	A11	Вход сигнала адреса
60	A12	Вход сигнала адреса
61	A13	Вход сигнала адреса
62	A14	Вход сигнала адреса
63	nPE	Вход сигнала разрешения программирования
64	GND	Общий
9-14, 18, 22-26, 41-43, 46, 47, 49, 53-57	NC	Не используются

4 Таблица истинности микросхемы

Таблица 2 – Таблица истинности

Входы			Выходы	Режим
nOE	nPE	nCE	D0-D7	
X	X	H	Состояние высокого импеданса	Хранение данных
L	H	L	Выходные данные	Считывание данных
H	L	L	Входные данные	Программирование данных
H	H	L	Состояние высокого импеданса	Запрет выхода данных при считывании

H – состояние высокого уровня;

L – состояние низкого уровня;

X – любое состояние высокого или низкого уровня.

5 Указания по применению и эксплуатации

Программирование микросхем производится согласно инструкции по программированию ТСКЯ.431212.004И.

Программирование микросхем может производиться с использованием комплекта для программирования ТСКЯ.468998.030 производства АО «ПКК Миландр» в соответствии с алгоритмами и режимами программирования указанными в инструкции по программированию ТСКЯ.431212.004И.

Программирование микросхем производится при температуре $(25 \pm 10)^\circ\text{C}$.

Запрограммированные микросхемы подвергают ЭТТ, в соответствии с ОСТ 11 073.013 в течение 168 ч при температуре 125°C с последующим контролем правильности записанной информации. Схема включения микросхемы при ЭТТ согласовывается с предприятием-изготовителем микросхемы.

При ремонте аппаратуры и измерении параметров микросхем замену микросхем необходимо проводить только при отключенных источниках питания.

Инструмент для пайки (сварки) и монтажа не должен иметь потенциал, превышающий 0,3 В относительно шины "Общий".

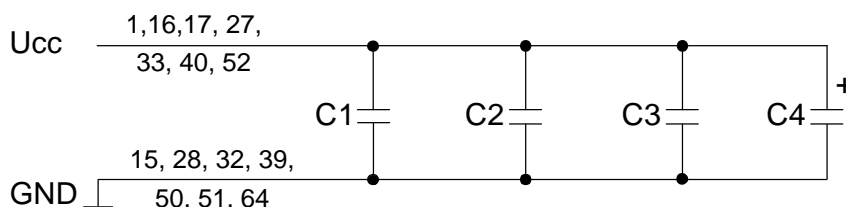
Запрещается подведение каких-либо электрических сигналов (в том числе шин "Питание", "Общий") к выводам микросхем, не используемым согласно таблице 1.

Типовая схема подключения питания приведена на рисунке 3. Указанные конденсаторы располагаются как можно ближе к каждому выводу питания.

Вывод HU_{CC} запрограммированных микросхем должен быть подключен к источнику напряжения питания U_{CC} .

Технологический вход Т1 должен быть подключен к напряжению питания U_{CC} , технологический вход Т2 – на шину «Общий» GND.

Допускается эксплуатация микросхем с ёмкостью нагрузки C_L более 30 пФ. Максимально-допустимая ёмкость нагрузки C_L не более 400 пФ, значения динамических параметров при этом не гарантируются.



C1 – C4 – конденсаторы, $C1 = C2 = C3 = 0,1 \text{ мкФ}$;
 $C4 = 10 \text{ мкФ}$.

Рисунок 3 – Типовая схема подключения питания

Микросхемы после снятия с эксплуатации, подлежат утилизации в порядке и методами, устанавливаемыми в контракте на поставку или в соответствии с порядком, установленным нормативными документами потребителя.

6 Описание функционирования микросхемы

Микросхема однократно электрически программируемого постоянного запоминающего устройства с произвольной выборкой, информационной емкостью 256К бит и с организацией 32К слов по 8 бит (далее ППЗУ), разработана по КМОП технологии с минимальными проектными нормами 0,35 мкм, с одним уровнем поликремния и четырьмя уровнями металлизации. В качестве запоминающего элемента устройства используется элемент, основанный на пробое тонкого окисла транзистора.

В исходном состоянии до программирования в матрице микросхемы по всем адресам и всем разрядам записан логический «0» (низкий уровень). Программирование микросхемы производится записью логических «1» (высокий уровень), содержащихся в информационном слове.

Типовые режимы работы ППЗУ обеспечиваются управляющими сигналами nCE, nOE, nPE на соответствующих входах 44, 58, 63 микросхемы в соответствии с таблицей истинности (таблица 2) и временными диаграммами (рисунки 4 – 7).

При напряжении высокого уровня на входе nCE микросхема находится в режиме хранения, и ее состояние не зависит от других управляющих сигналов, сигналов адреса и сигналов данных. Выходы микросхемы при этом находятся в состоянии высокого импеданса (состояние «Выключено»). В этом режиме микросхема потребляет минимальную мощность. Операции программирования и считывания возможны при активном сигнале nCE – напряжении низкого уровня. Запись информации в определенные ячейки памяти в соответствии с сигналами на входах данных (D0 – D7) и адресным кодом на входах адреса (A0 – A14) происходит при напряжении низкого уровня на входе nPE и напряжении высокого уровня на входе nOE.

Запись 8-битного слова производится побитно путем последовательного выставления логической «1» на один из входов данных (D0 – D7) в соответствии с записываемым словом. При этом на остальных входах должен быть установлен логический «0». Временная диаграмма режима программирования на рисунке 7.

Считывание происходит при напряжении высокого уровня на входе nPE, информация появляется на выходах микросхемы в соответствии с адресным кодом на входах адреса и при наличии сигнала низкого уровня на входе nOE. При наличии на входе nOE напряжения высокого уровня выводы данных находятся в состоянии высокого импеданса. Высокий уровень сигнала на входе nCE обеспечивает переход выходных буферов ППЗУ в состояние высокого импеданса независимо от состояния других управляющих сигналов.

Временные диаграммы цикла считывания по сигналам nCE и nOE приведены на рисунке 4, по сигналу адреса приведены на рисунках 5 и 6.

Для получения корректных данных на выходе микросхемы необходимо выполнение следующих условий в зависимости от временной диаграммы при считывании:

- 1 Время установления истинных адресных сигналов группы A7 – A0 относительно последнего переключившегося адресного сигнала из группы A14 – A8 не должно превышать 15 нс.
Если нельзя выполнить указанное условие установления, то переключения адресных сигналов группы A7 – A0 разрешены только через 80 нс относительно последнего переключившегося адресного сигнала из группы A14 – A8 в течение 15 нс включительно.
- 2 Время установления последнего переключившегося адресного сигнала группы A7 – A0 относительно первого переключившегося адресного

сигнала этой группы не должно превышать 15 нс. Если для некоторых адресных сигналов группы указанное время установления превышает 15 нс, то их переключения необходимо проводить только через время более 80 нс от последнего переключившегося адресного сигнала.

- 3 Время установления адресных сигналов группы А7 – А0 не регламентируется (может быть любым), если хотя бы один из адресных сигналов группы А14 – А8 переключается после или одновременно с последним переключившимся адресным сигналом группы А7 – А0.

Временная диаграмма цикла считывания по сигналу адреса при времени установки истинного адреса не более 15 нс приведена на рисунке 5.

Временная диаграмма цикла считывания по сигналу адреса при времени установки истинного адреса более 15 нс приведена на рисунке 6.

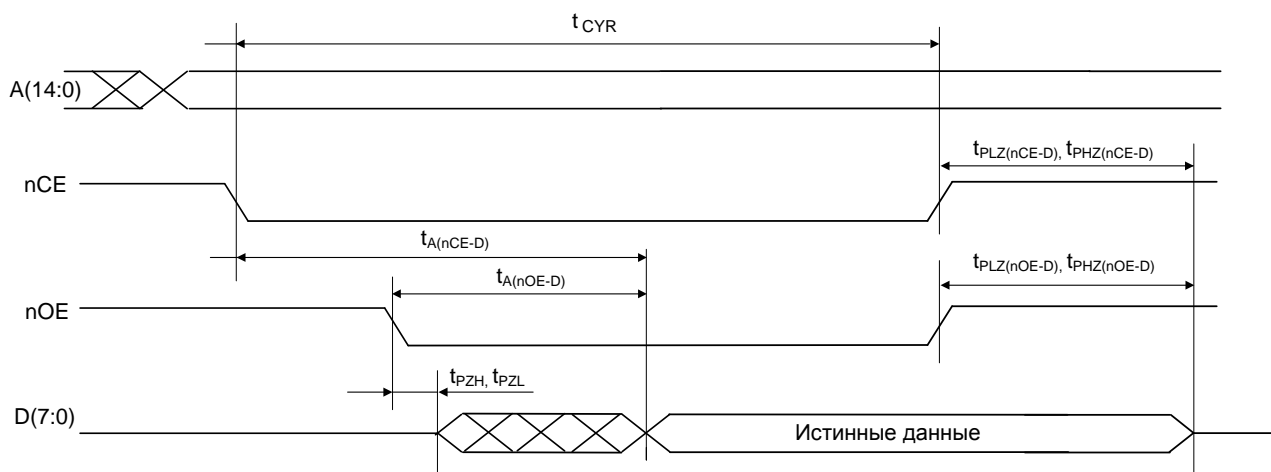


Рисунок 4 – Временная диаграмма цикла чтения по сигналам nCE и nOE ($U_{nPE} = U_{IH}$)

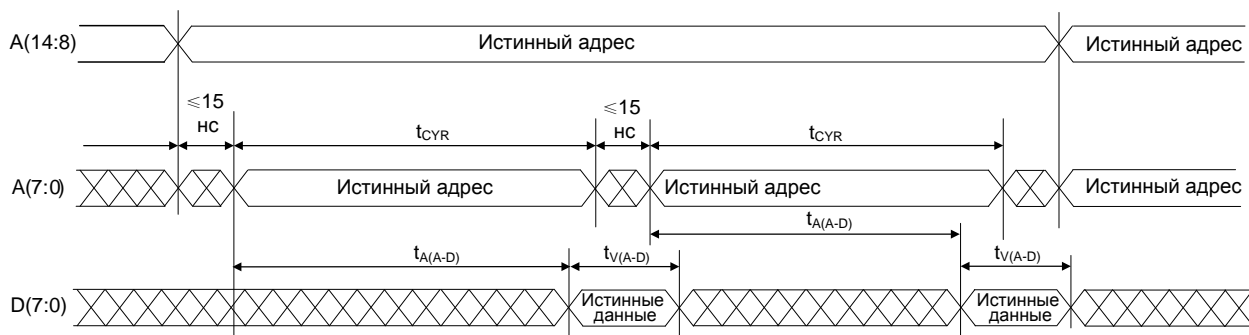


Рисунок 5 – Временные диаграммы цикла чтения по сигналу адреса.
Время установления истинного адреса А(7:0) не более 15 нс
($U_{nCE} = U_{IL}$, $U_{nOE} = U_{IL}$, $U_{nPE} = U_{IH}$)

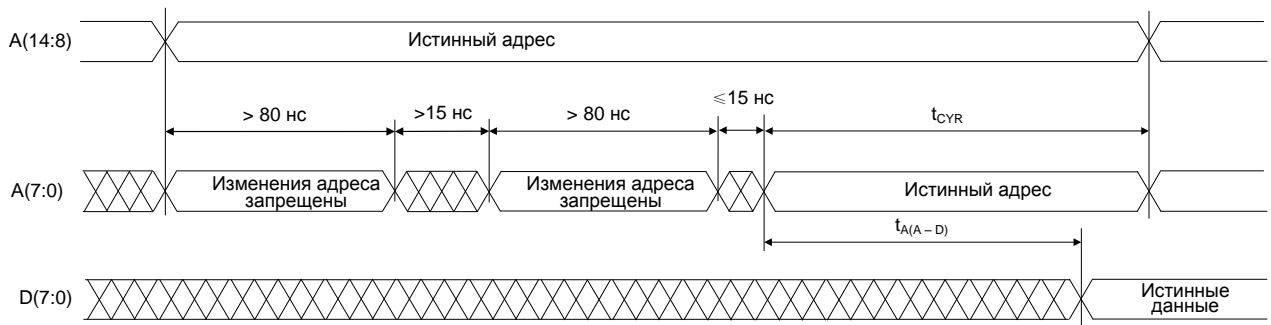


Рисунок 6 – Временные диаграммы цикла чтения по сигналу адреса.
 Время установления истинного адреса A(7:0) более 15 нс
 ($U_{nCE} = U_{IL}$, $U_{nOE} = U_{IL}$, $U_{nPE} = U_{IH}$)

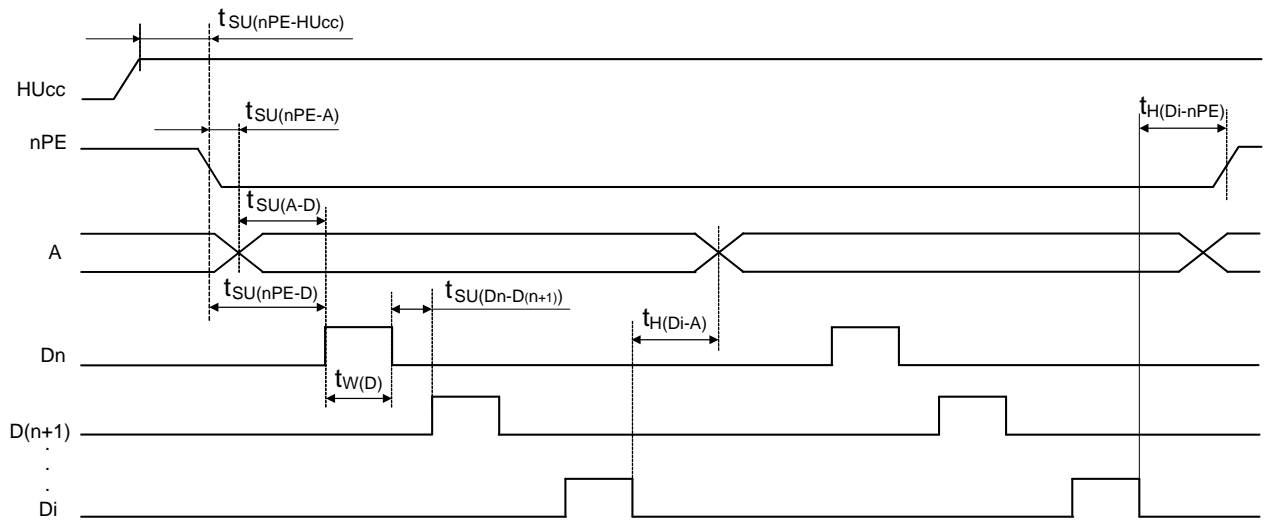


Рисунок 7 – Временная диаграмма режима программирования ($nCE = U_{IL}$, $nOE = U_{IH}$)

7 Предельно-допустимые характеристики микросхемы

Таблица 3 – Предельно-допустимые и предельные режимы эксплуатации микросхем

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма параметра			
		Предельно- допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Напряжение источника питания, В	U_{CC}	3,0	3,6	–	4,0
Входное напряжение низкого уровня, В	U_{IL}	0	0,8	минус 0,3*	–
Входное напряжение высокого уровня, В	U_{IH}	2,0	U_{CC}	–	$U_{CC}+0,3^*$
Выходной ток низкого уровня, мА	I_{OL}	–	4	–	6
Выходной ток высокого уровня, мА	I_{OH}	минус 4	–	минус 6	–
Напряжение низкого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OLZ}	0	–	минус 0,3	–
Напряжение высокого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OHZ}	–	U_{CC}	–	$U_{CC}+0,3$
Напряжение программирования, В	U_{PR}	17	18	–	–
Время цикла считывания информации, нс	t_{CYR}	100	–	–	–
Емкость нагрузки, пФ	C_L	–	30	–	–
<p>* Допускается наличие импульсов напряжений низкого и высокого уровня длительностью $t_w \leq 10$ мкс и амплитудой $U_{LA} \geq$ минус 0,5 В, $U_{HA} \leq U_{CC} \pm 0,5$ В и со скважностью $q \geq 2$</p> <p>Примечание – Не допускается одновременное задание нескольких предельных режимов</p>					

8 Электрические параметры микросхемы

Таблица 4 – Электрические параметры микросхем при приёмке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Выходное напряжение низкого уровня, В	U_{OL}	–	0,4	25, 125, минус 60
Выходное напряжение высокого уровня, В	U_{OH}	2,4	–	25, 125, минус 60
Ток утечки низкого уровня, мкА, на выводах: 2-8, 19-21, 45, 59-62, на выводах: 44, 58, 63	I_{ILL}	минус 1	1	25, 125
		минус 5	5	минус 60
		минус 60	минус 10	25, 125, минус 60
Ток утечки высокого уровня на входе, мкА	I_{ILH}	минус 1	1	25, 125
		минус 5	5	минус 60
Выходной ток низкого уровня в состоянии «Выключено», мкА	I_{OZL}	минус 1	1	25, 125
		минус 5	5	минус 60
Выходной ток высокого уровня в состоянии «Выключено», мкА	I_{OZH}	минус 1	1	25, 125
		минус 5	5	минус 60
Ток потребления в режиме хранения, мА, КМОП уровни на входах, $f = 0$ Гц	I_{CCS1}	–	5	25, 125, минус 60
Ток потребления в режиме хранения, мА, ТТЛ уровни на входах, $f = 1/t_{CYR}$	I_{CCS2}	–	15	25, 125, минус 60
Динамический ток потребления, мА	I_{OCC}	–	50	25, 125, минус 60
Время выборки данных по адресу, нс	$t_{A(A-D)}$	–	100	25, 125, минус 60
Время выборки данных по сигналу nOE, нс	$t_{A(nOE-D)}$	–	30	25, 125, минус 60
Время выборки данных по сигналу nCE, нс	$t_{A(nCE-D)}$	–	100	25, 125, минус 60
Примечание – приведены значения параметров в предельно-допустимых режимах эксплуатации, указанных в таблице 3.				

Таблица 5 – Электрические параметры микросхем на общей пластине, неразделенные при приёмке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Ток потребления в режиме хранения, мА, КМОП уровни на входах, $f = 0$ Гц	I_{CCS1}	–	4	25
Функциональный контроль	ФК	–	–	25

9 Справочные данные

Таблица 6 – Справочные параметры микросхемы

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды (корпуса), °С
		не менее	не более	
Напряжение питания при программировании, В	U_{CC}	3,0*	3,6	0, 70
Ток потребления в режиме программирования по выводу U_{PR} , мА	I_{CCPR}	–	10	0, 70
Время сохранения данных после изменения адреса, нс	$t_{V(A-D)}$	30	–	25, 125, – 60
Время задержки распространения данных при переходе из состояния «Выключено» в состояние низкого (высокого) уровня по сигналу nOE , нс	$t_{PZL(nOE-D)}$ $t_{PHZ(nOE-D)}$	5	–	25, 125, – 60
Время задержки распространения данных при переходе из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nOE , нс	$t_{PLZ(nOE-D)}$ $t_{PHZ(nOE-D)}$	–	30	25, 125, – 60
Время задержки распространения данных при переходе из состояния «Выключено» в состояние низкого (высокого) уровня по сигналу nCE , нс	$t_{PZL(nCE-D)}$ $t_{PHZ(nCE-D)}$	5	–	25, 125, – 60
Время задержки распространения данных при переходе из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nCE , нс	$t_{PLZ(nCE-D)}$ $t_{PHZ(nCE-D)}$	–	30	25, 125, – 60
Время установления напряжения программирования относительно сигнала разрешения программирования nPE , мкс	$t_{SU(nPE- HU_{CC})}$	10	–	0, 70
Время установления адреса относительно сигнала разрешения программирования nPE , нс	$t_{SU(nPE-A)}$	0	–	0, 70
Время установления данных относительно адреса, мкс	$t_{SU(A-D)}$	300	–	0, 70
Время установления следующего разряда входных данных относительно предыдущего, мкс	$t_{SU(Dn-D(n+1))}$	300	–	0, 70
Время удержания адреса относительно последнего программируемого разряда входных данных, мкс	$t_{H(Di-A)}$	5	–	0, 70
Время удержания сигнала разрешения программирования nPE относительно последнего программируемого разряда входных данных, нс	$t_{H(Di-nPE)}$	0	–	0, 70
Длительность сигнала входных данных при программировании, мкс	$t_{W(D)}$	1700	–	0, 70
* Для увеличения коэффициента программируемости контроль данных в процессе программирования рекомендуется проводить при пониженном напряжении питания микросхемы от 2,6 до 3,0 В				

10 Типовые зависимости

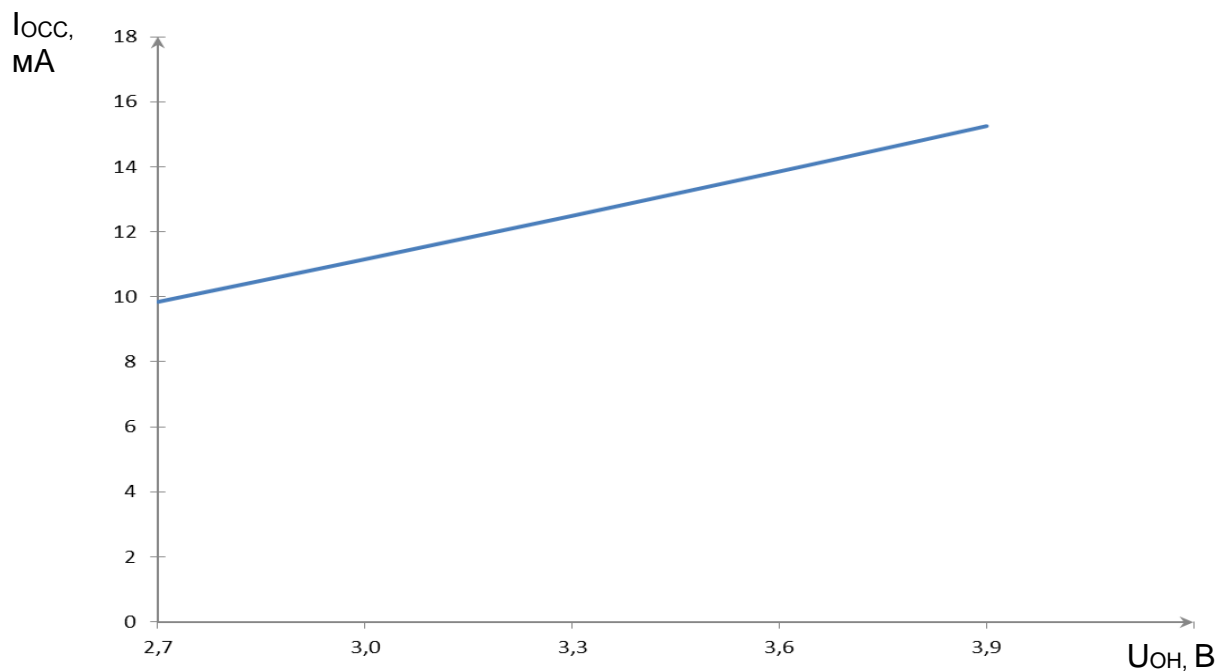


Рисунок 8 – Зависимость динамического тока потребления $I_{дсс}$ от напряжения питания $U_{он}$ при: $t_{CYR} = 100$ нс, при $T = 25$ °С

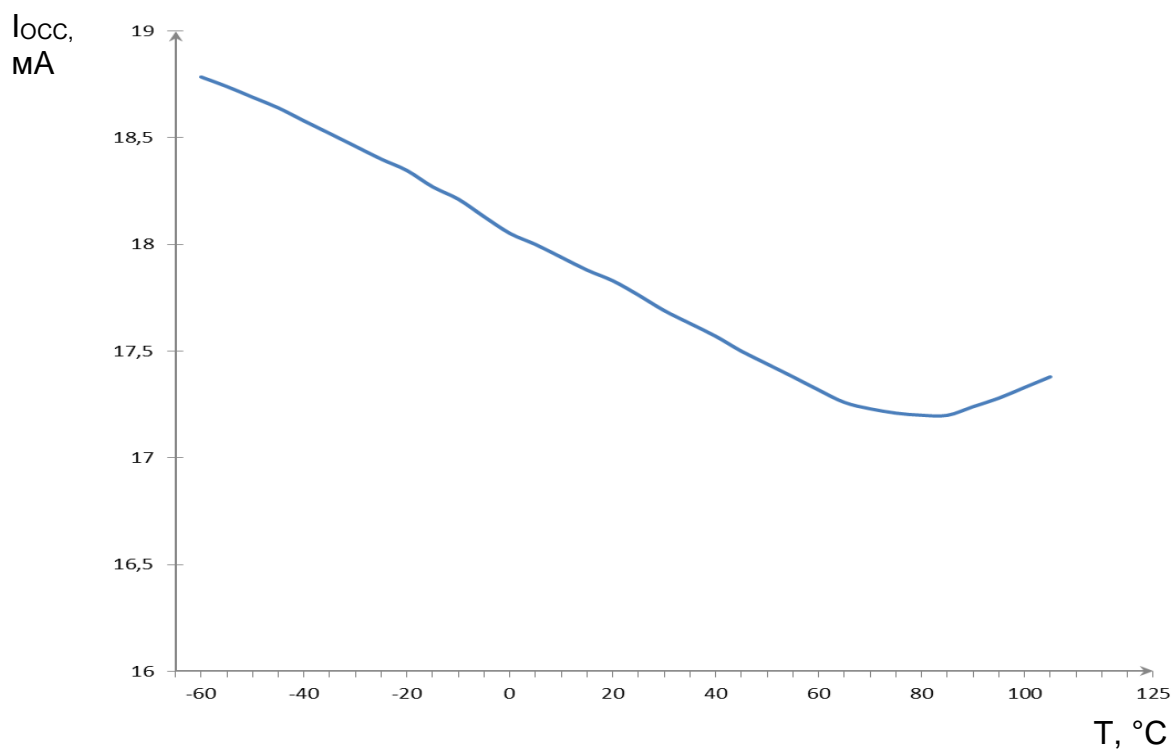


Рисунок 9 – Зависимость динамического тока потребления $I_{дсс}$ от температуры T при: $U_{сс} = 3,6$ В, $t_{CYR} = 100$ нс

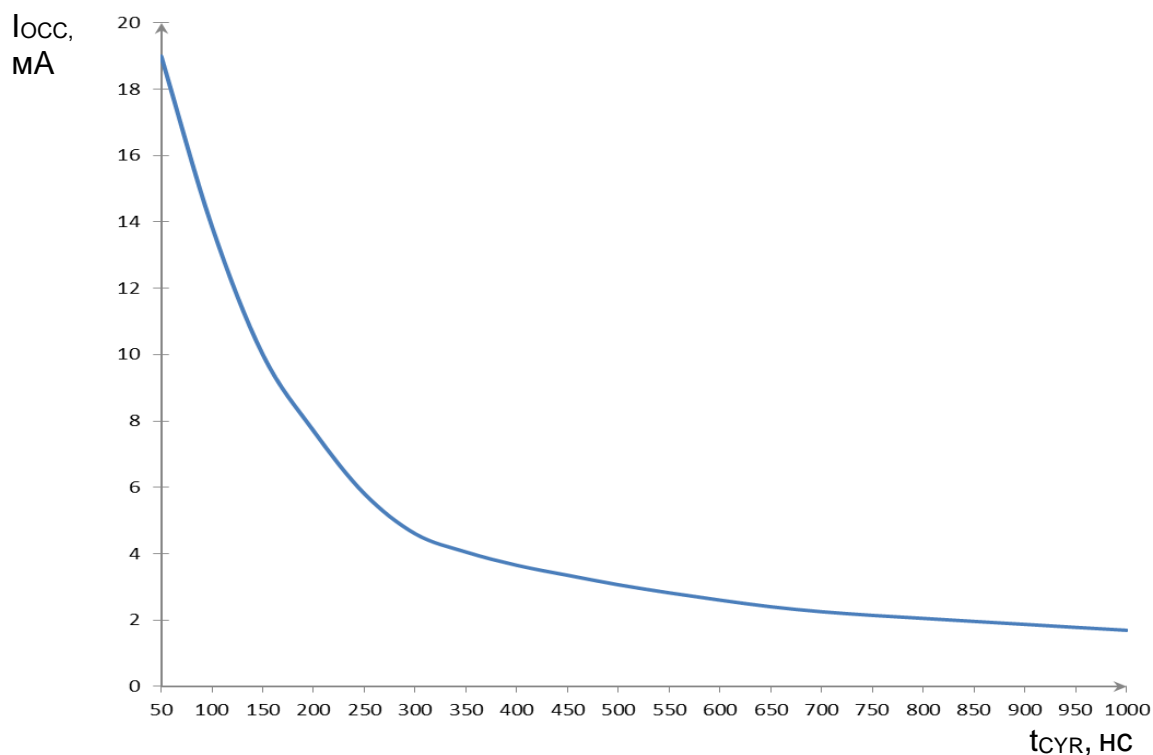


Рисунок 10 – Зависимость динамического тока потребления $I_{осс}$ от времени цикла t_{CYR} при: $U_{cc} = 3,6$ В, $T = 25$ °С

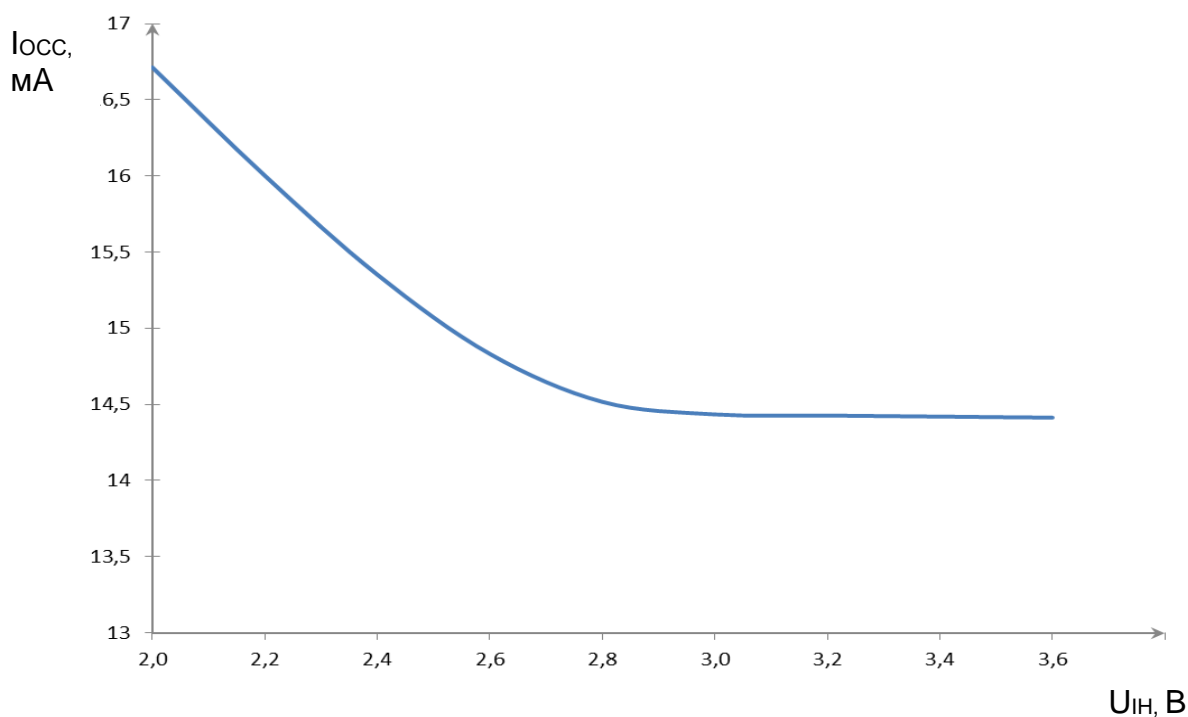


Рисунок 11 – Зависимость динамического тока потребления $I_{осс}$ от входного напряжения высокого уровня U_{IH} при: $U_{cc} = 3,6$ В, $U_{IL} = 0,8$ В, $t_{CYR} = 100$ нс, $T = 25$ °С

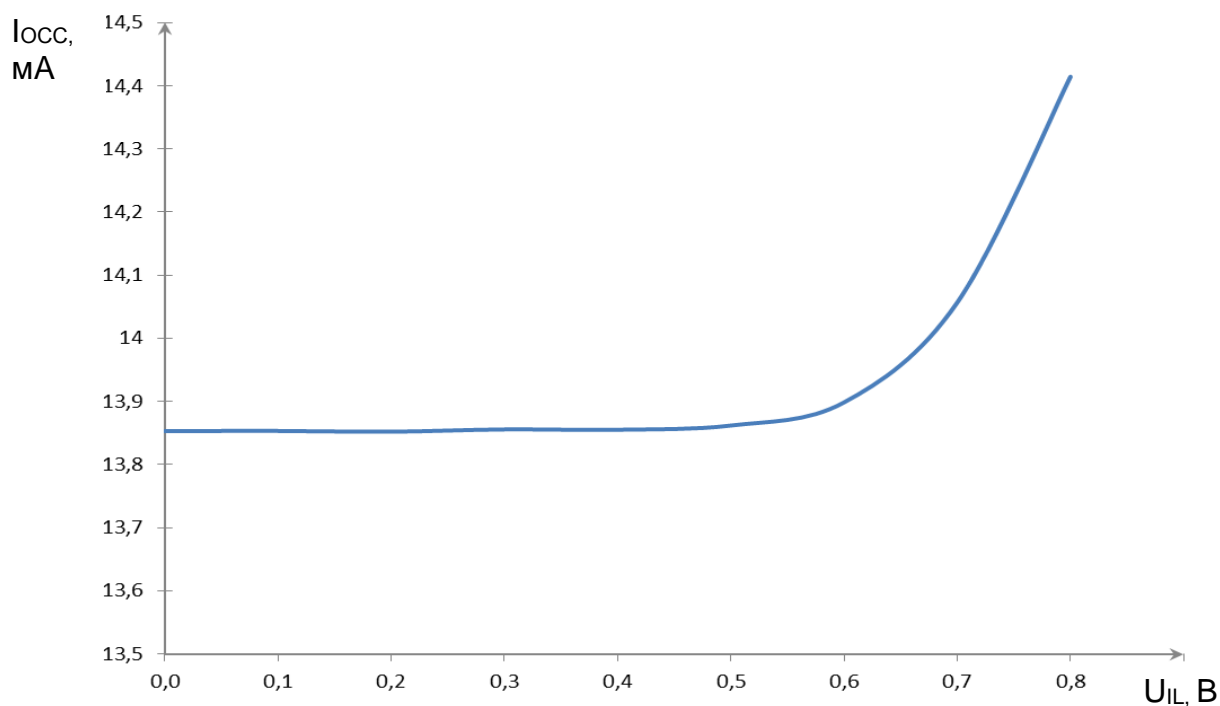


Рисунок 12 – Зависимость динамического тока потребления, $I_{осс}$, от входного напряжения низкого уровня, U_{IL} , при: $U_{CC} = 3,6$ В, $U_{IH} = 2,2$ В, $t_{CYR} = 100$ нс, $T = 25$ °С

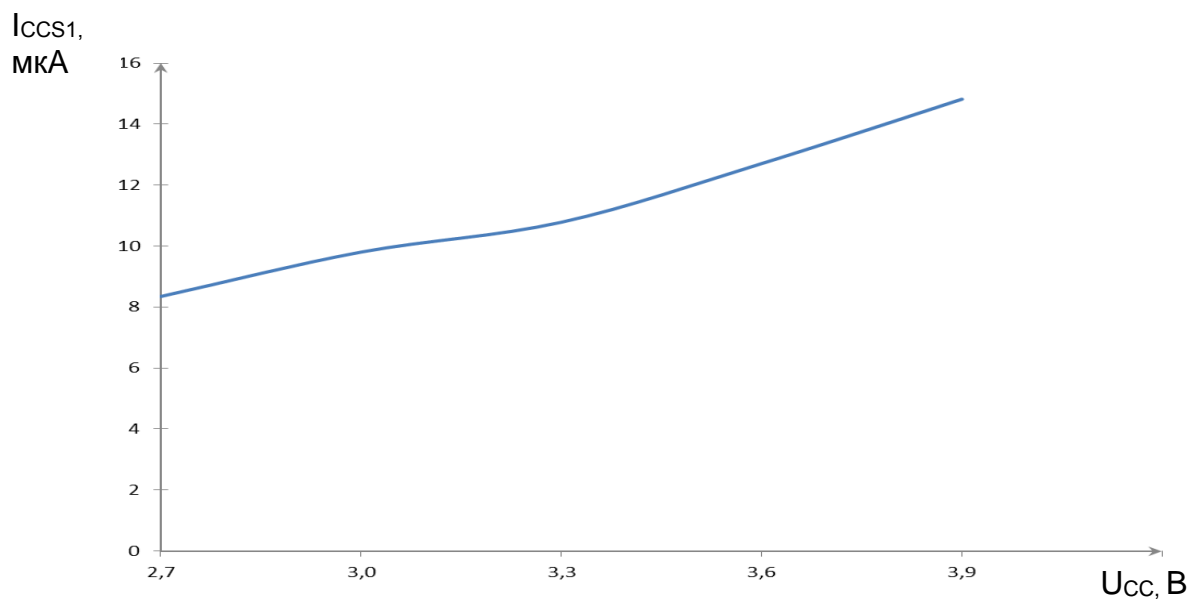


Рисунок 13 – Зависимость тока потребления в режиме хранения I_{ccs1} от напряжения питания U_{CC} при $T = 25$ °С

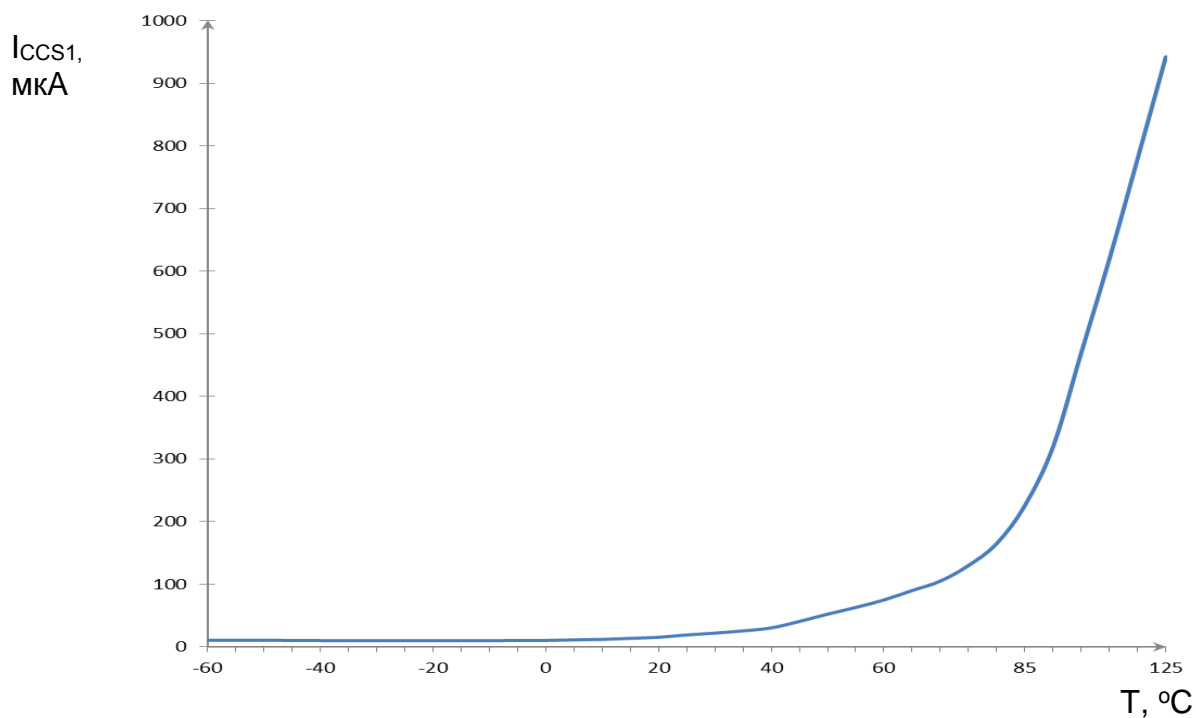


Рисунок 14 – Зависимость тока потребления в режиме хранения I_{CCS1} от температуры T при $U_{CC} = 3,6$ В

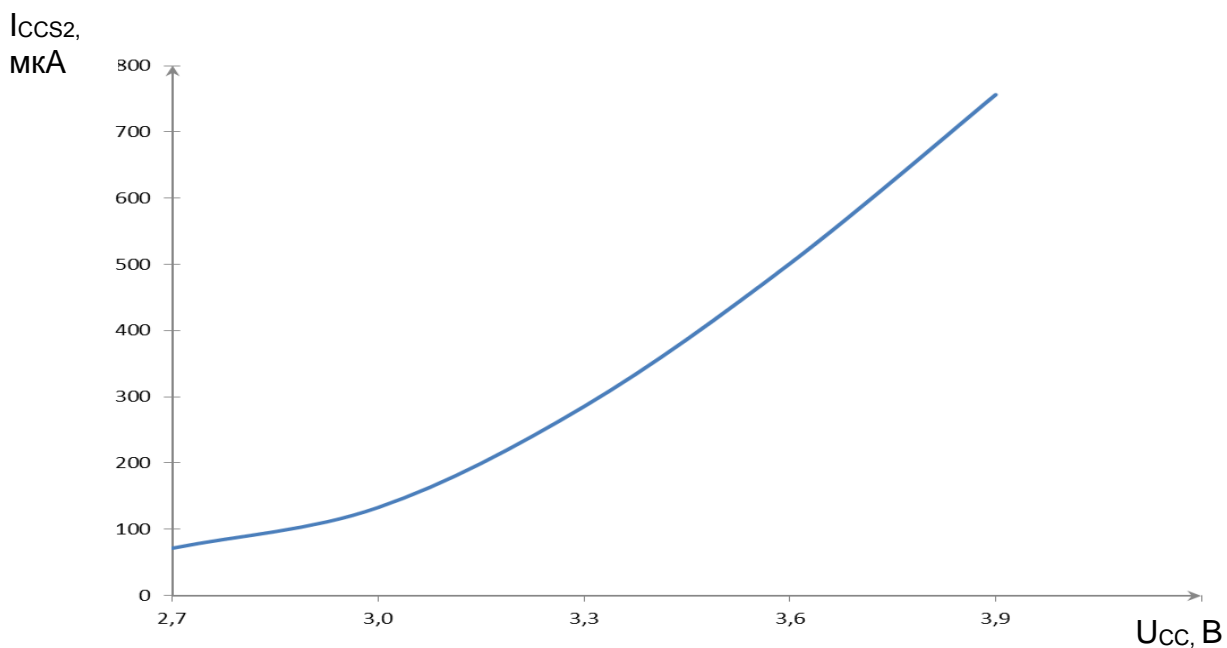


Рисунок 15 – Зависимость тока потребления в режиме хранения I_{CCS2} от напряжения питания U_{CC} при $T = 25$ °С

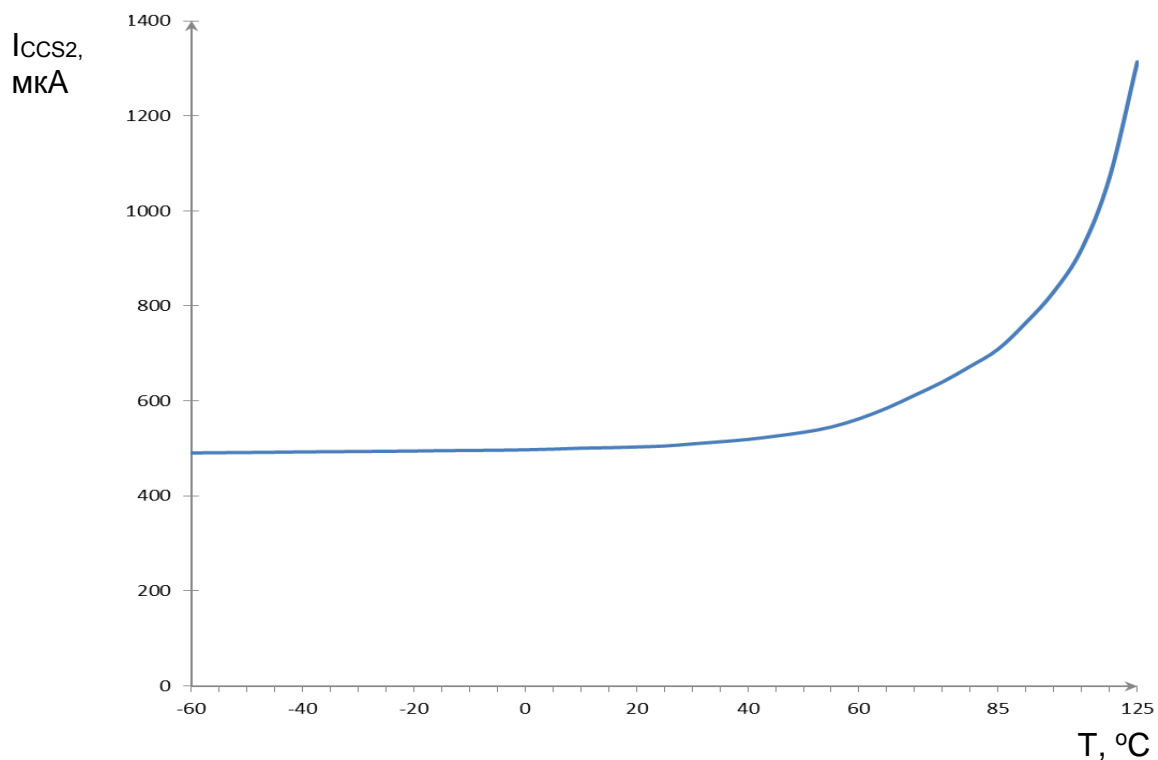


Рисунок 16 – Зависимость тока потребления в режиме хранения I_{ccs2} от температуры T при $U_{cc} = 3,6$ В

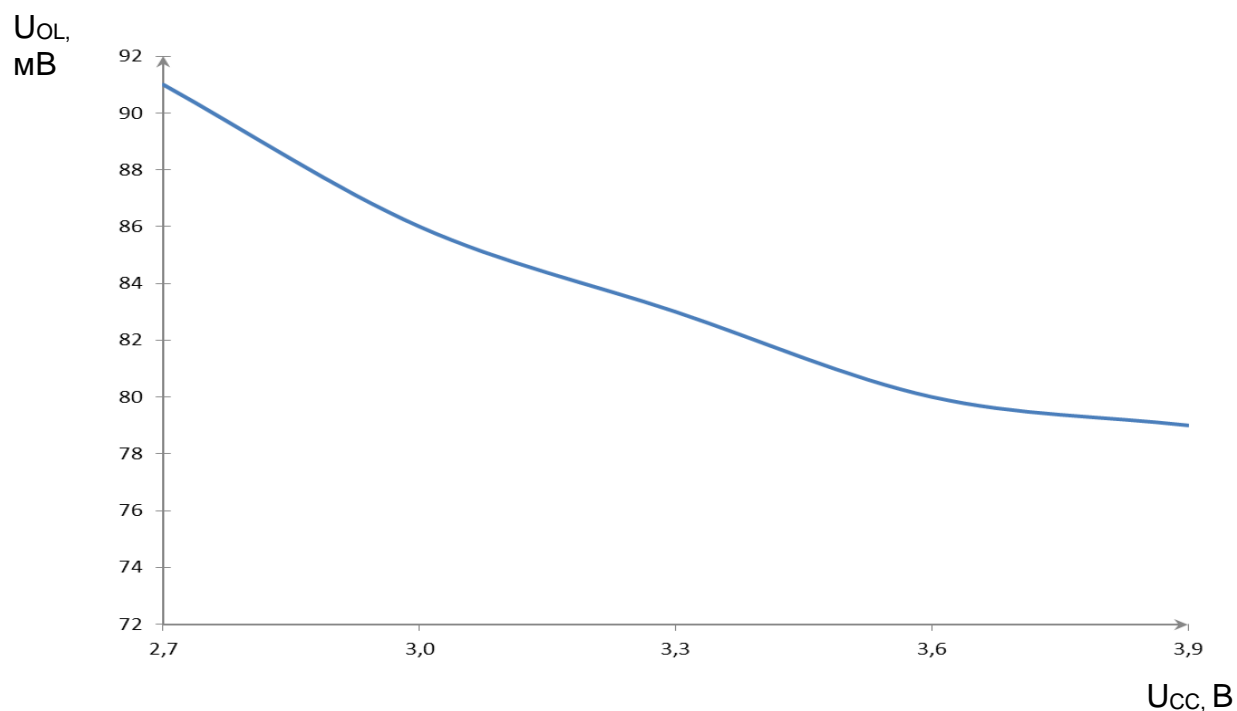


Рисунок 17 – Зависимость выходного напряжения низкого уровня U_{oL} от напряжения питания U_{cc} при: $I_{oL} = 4$ мА, $T = 25$ °С

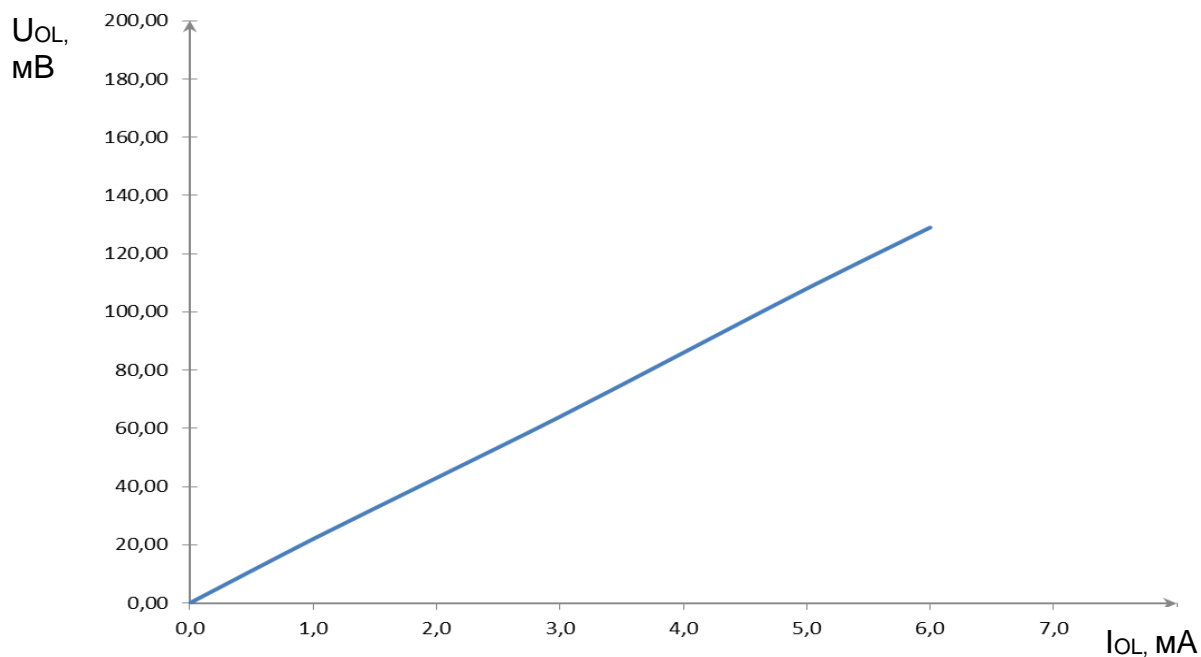


Рисунок 18 – Зависимость выходного напряжения низкого уровня U_{OL} от тока нагрузки I_{OL} при : $U_{CC} = 3,0$ В, $T = 25$ °С

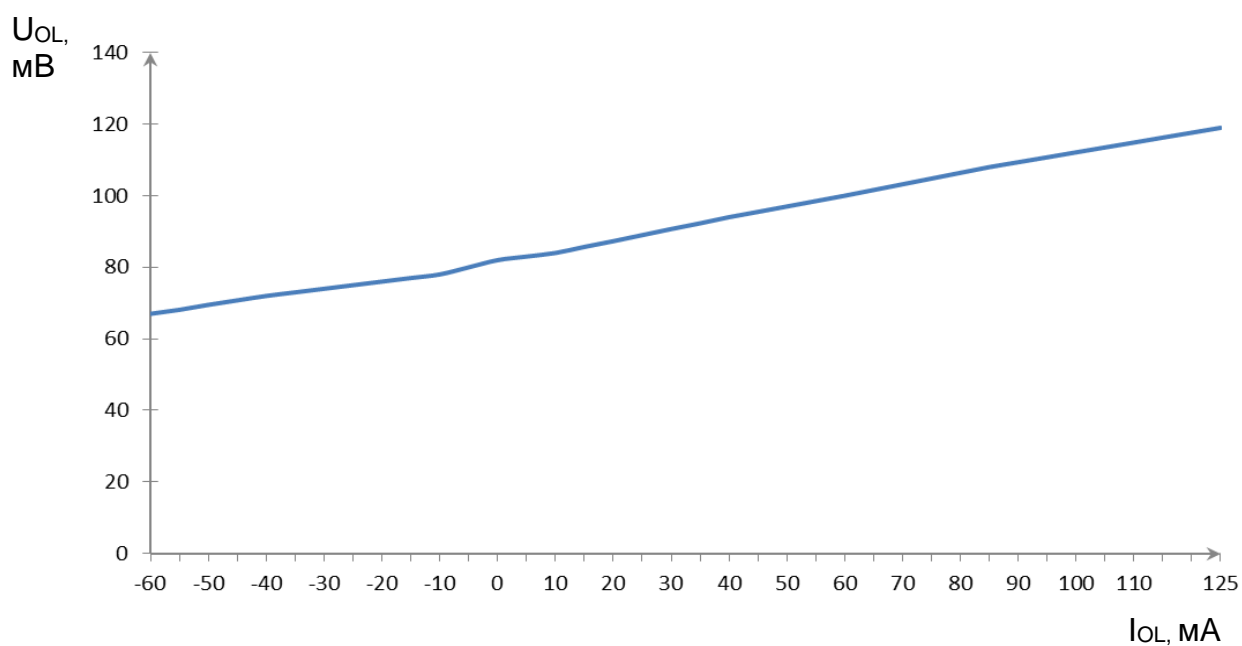


Рисунок 19 – Зависимость выходного напряжения низкого уровня U_{OL} от температуры T при: $U_{CC} = 3,0$ В, $I_{OL} = 4$ мА

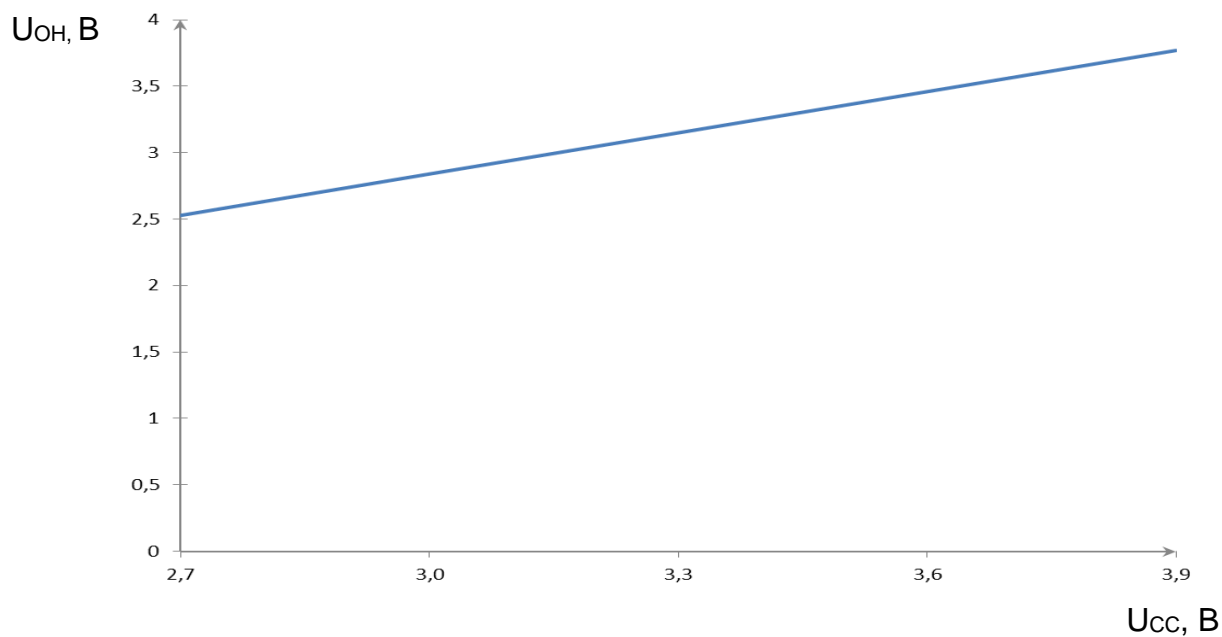


Рисунок 20 – Зависимость выходного напряжения высокого уровня U_{oh} от напряжения питания U_{cc} при: $I_{oh} = \text{минус } 4 \text{ мА}$, $T = 25 \text{ }^\circ\text{C}$

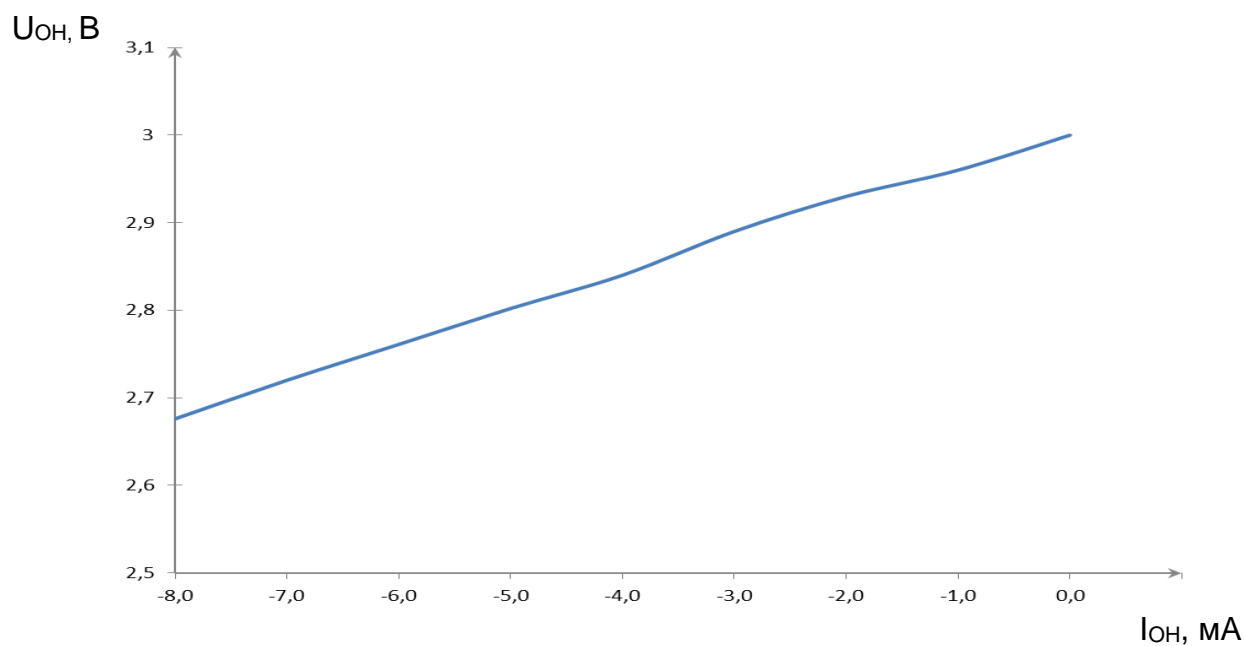


Рисунок 21 – Зависимость выходного напряжения высокого уровня U_{oh} от тока нагрузки I_{oh} при: $U_{cc} = 3.6 \text{ В}$, $T = 25 \text{ }^\circ\text{C}$

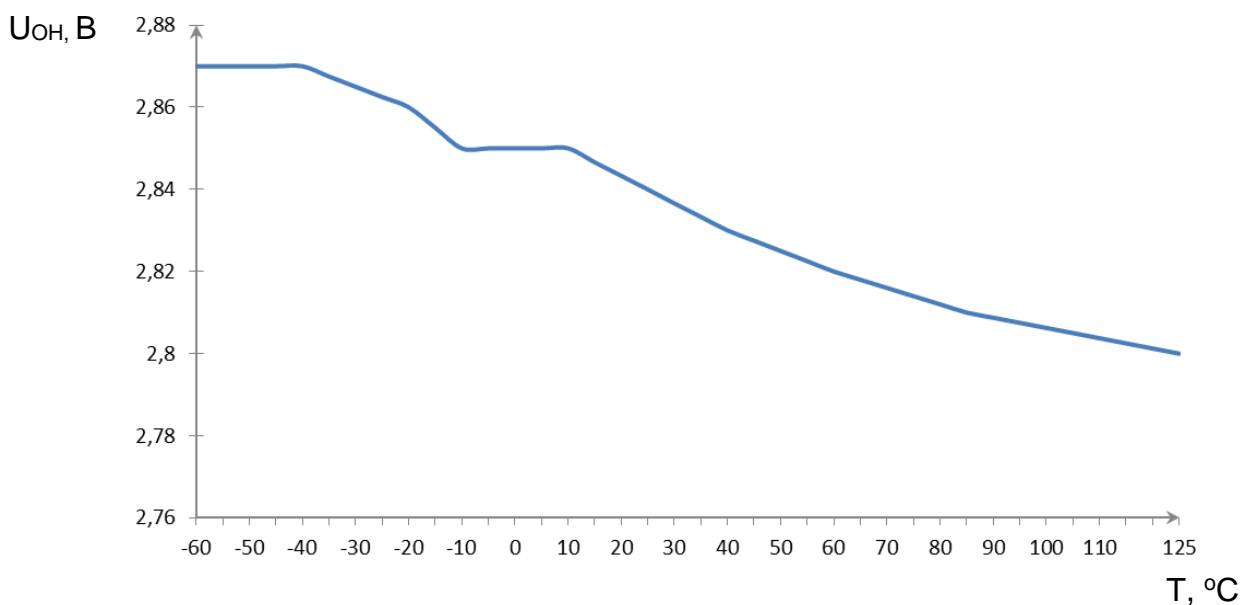


Рисунок 22 – Зависимость выходного напряжения высокого уровня U_{OH} от температуры T при: $U_{CC} = 3,0$ В, $I_{OL} =$ минус 4 мА

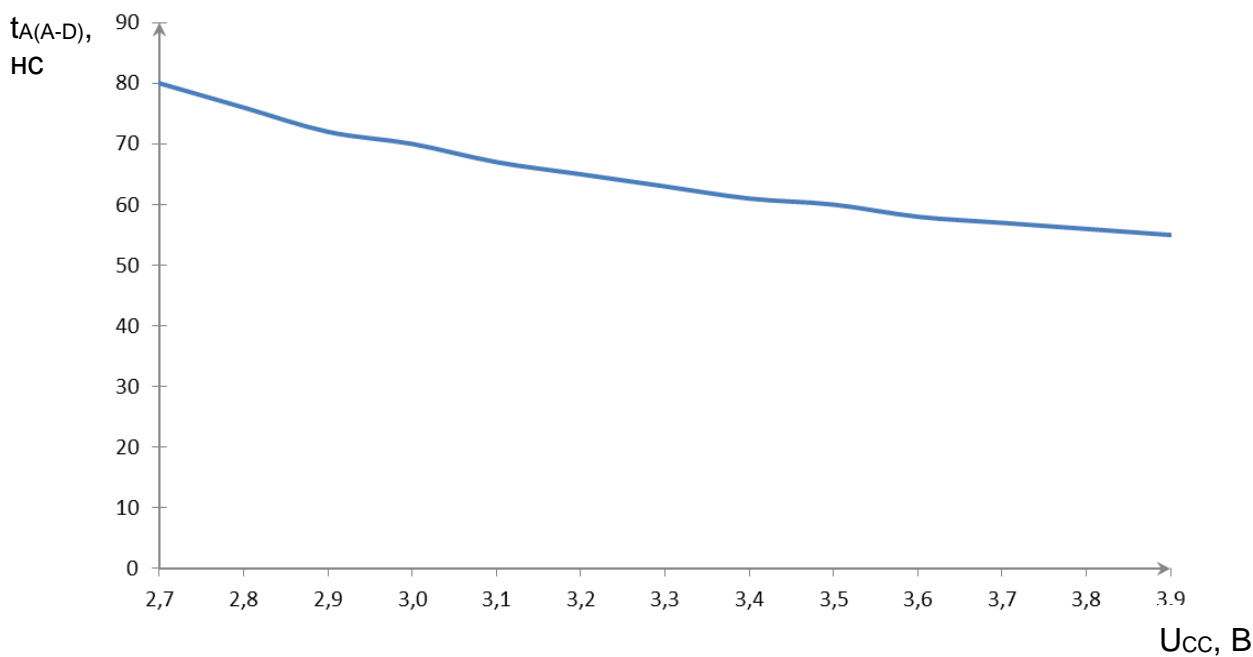


Рисунок 23 – Зависимость времени выборки адреса $t_{A(A-D)}$ от напряжения питания U_{CC} при: $C_L = 30$ пФ, $T = 25$ °C

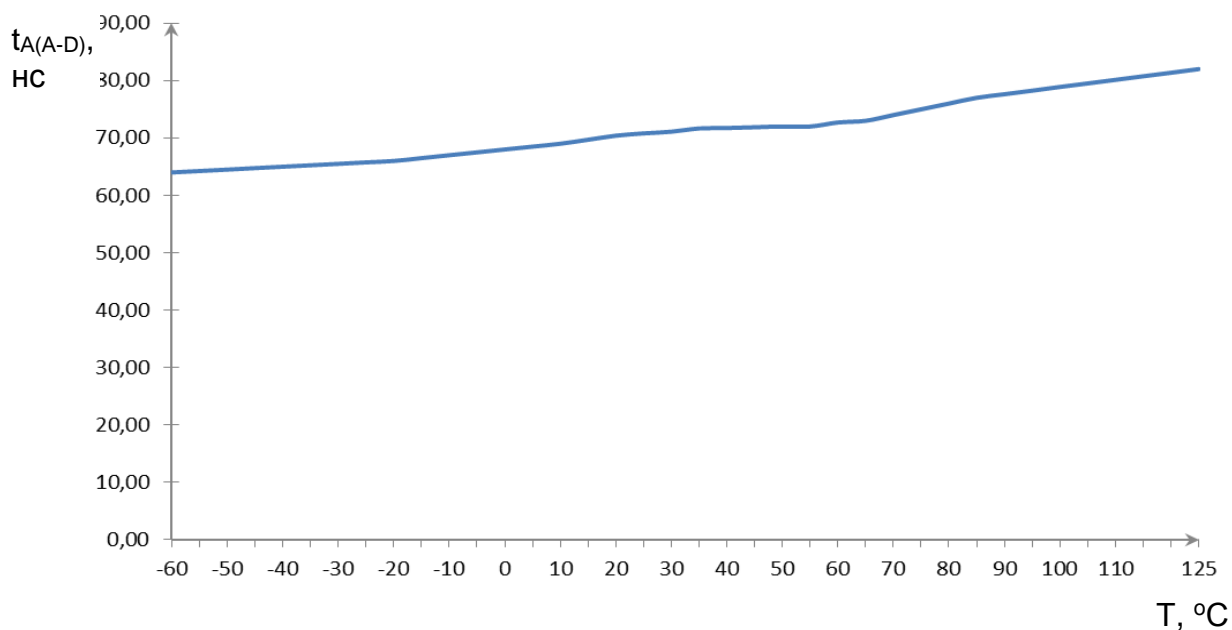


Рисунок 24 – Зависимость времени выборки адреса $t_{A(D)}$ от температуры T при: $U_{CC} = 3,0$ В, $C_L = 30$ пФ

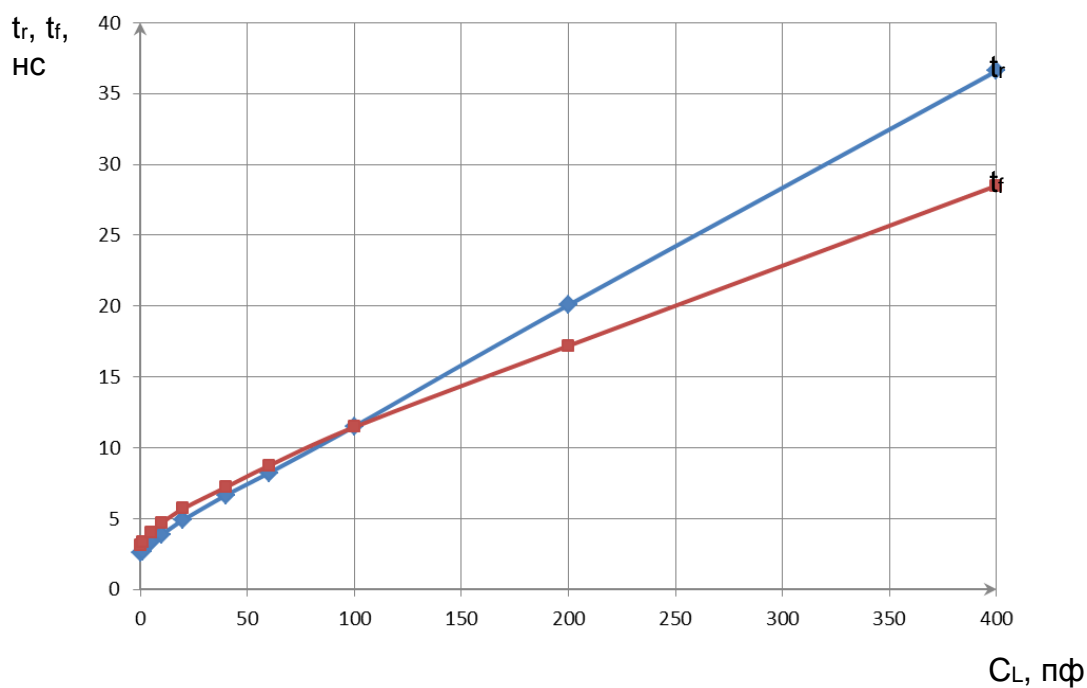


Рисунок 25 – Зависимость фронта нарастания t_r и спада t_f выходных сигналов от ёмкости нагрузки C_L при: $U_{CC} = 3,0$ В, $T = 25$ °C

11 Габаритный чертеж микросхемы

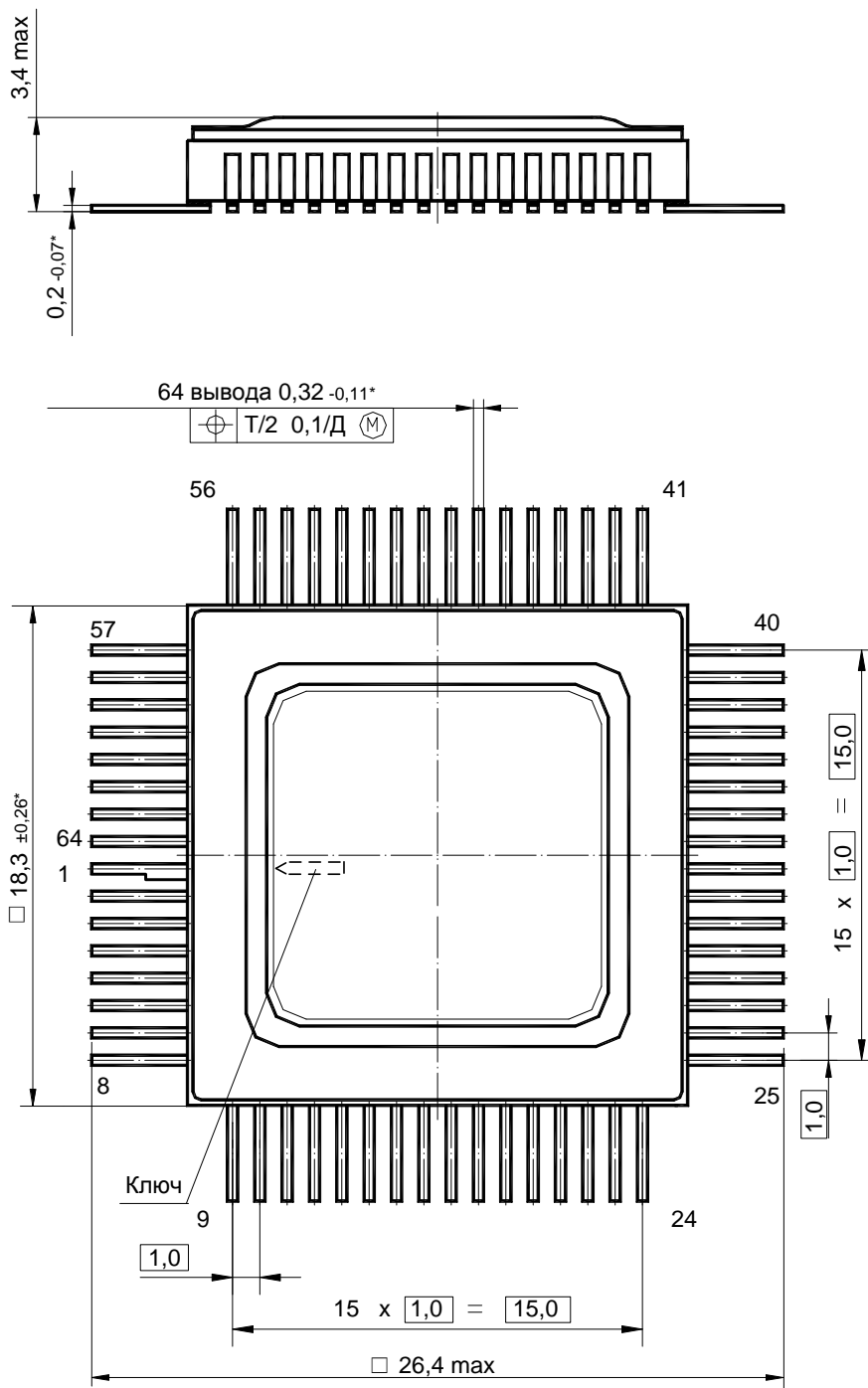
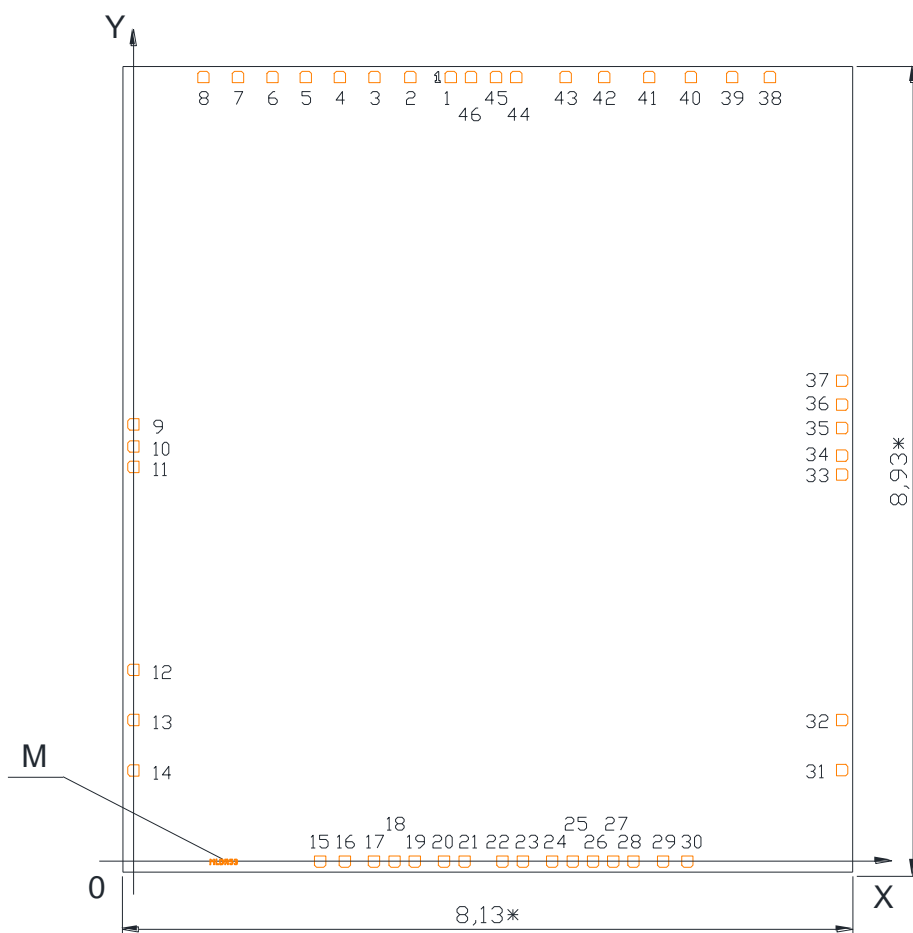


Рисунок 26 – Габаритный чертеж корпуса 5134.64-6

Примечание – Ключ расположен на обратной стороне корпуса.



Размеры кристалла 8,13 x 8,93 мм
 Размеры КП 116 x 116 мкм

1. Номера контактных площадок (КП) присвоены условно, кроме первой КП и их расположение соответствует топологическому чертежу.
2. М - маркировка кристалла MLDR53.
3. * Размеры указаны для справки, без учета дорожки скрайбирования.

Рисунок 27 – Кристалл (бескорпусное исполнение)

Таблица 7 – Координаты КП кристалла

№ КП	Обозначение КП	Координаты КП		№ КП	Обозначение КП	Координаты КП	
		Х	У			Х	У
1	IBVDD	3652,90	8812,00	24	D3	4781,90	118,00
0	A<0>	3201,90	8812,00	25	D4	5011,90	118,00
3	A<1>	2802,90	8812,00	26	D5	5236,90	118,00
4	A<2>	2417,90	8812,00	27	D6	5461,90	118,00
5	A<3>	2037,90	8812,00	28	D7	5686,90	118,00
6	A<4>	1667,90	8812,00	29	OPGND	6016,90	118,00
7	A<5>	1282,90	8812,00	30	OPVDD	6287,90	118,00
8	A<6>	897,90	8812,00	31	CE	8011,80	1132,00
9	OPGND	118,00	4963,00	32	A<10>	8011,80	1687,00
10	IBVDD	118,00	4718,00	33	out_ch_p	8011,80	4407,00
11	TEST_COL	118,00	4492,00	34	hvdd_ext	8011,80	4617,00
12	A<7>	118,00	2243,00	35	TEST0	8011,80	4922,00
13	A<8>	118,00	1688,00	36	OPGND	8011,80	5182,00
14	A<9>	118,00	1128,00	37	IBVDD	8011,80	5447,00
15	OPVDD	2197,90	118,00	38	OE	7206,90	8812,00
16	OPGND	2477,90	118,00	39	A<11>	6786,90	8812,00
17	D0	2797,90	118,00	40	A<12>	6326,90	8812,00
18	D1	3026,90	118,00	41	A<13>	5862,90	8812,00
19	D2	3251,90	118,00	42	A<14>	5361,90	8812,00
20	OPGND	3577,90	118,00	43	PE	4931,90	8812,00
21	OPGND	3806,90	118,00	44	OPGND	4381,90	8812,00
22	OPVDD	4227,90	118,00	45	OPGND	4156,90	8812,00
23	OPVDD	4456,90	118,00	46	IBVDD	3877,90	8812,00

12 Информация для заказа

Обозначение	Маркировка	Тип корпуса	Температурный диапазон
1645PT2У	1645PT2У	5134.64-6	минус 60 – 125 °С
К1645PT2У	К1645PT2У	5134.64-6	минус 60 – 125 °С
К1645PT2УК	К1645PT2У*	5134.64-6	0 – 70 °С

Микросхемы с приемкой «ВП» маркируются ромбом.
 Микросхемы с приемкой «ОТК» маркируются буквой «К».

Примечание – Микросхемы в бескорпусном исполнении поставляются в виде отдельных кристаллов, получаемых разделением пластины. Микросхемы поставляются в таре (кейсах) без потери ориентации. Маркировка микросхемы в бескорпусном исполнении – К1645PT2Н4 – наносится на тару.

Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	12.08.2010	1.0		
2	10.12.2011	1.1		
3	23.01.2012	1.0.1		
4	27.03.2012	1.1.0		
5	18.09.2012	1.1.3		
6	02.09.2013	1.2.3	Корректировка спецификации. Добавлено бескорпусное исполнение	По тексту
7	11.09.2013	1.3.3	Исправлены общее описание микросхемы, таблица истинности, описание функционирования микросхемы и рисунок 3	1, 4, 5, 6
8	06.11.2013	2.3.3	Присвоение архивной версии	
9	07.11.2013	2.4.3	Исправление наименования бескорпусного варианта микросхемы	1, 24
10	10.02.2015	2.5.3	Удалены на рисунке надписи на выводах	1
11	19.10.2015	2.6.0	Добавлен раздел Условное графическое обозначение	3
12	26.07.2018	2.7.0	Добавлен раздел Указания по применению и эксплуатации	6
13	07.06.2019	2.8.0	Корректировка разделов «Указания по применению и эксплуатации» и «Описание функционирования микросхемы». Приведение в соответствие с ТУ. Добавлены координаты КП кристалла	5 – 8 24