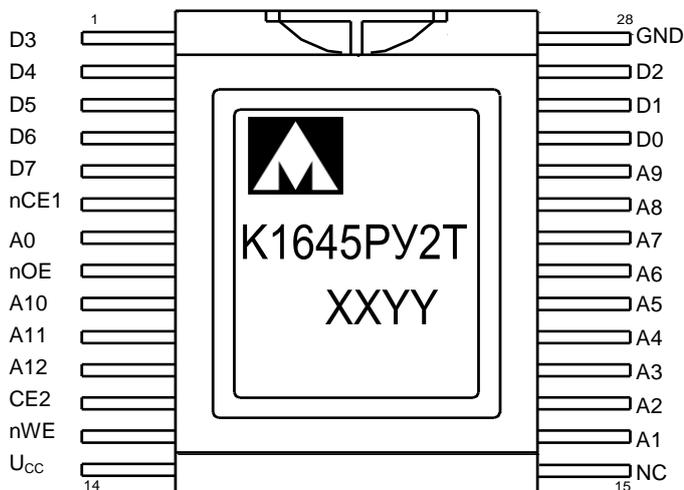




Микросхема статического оперативного запоминающего устройства 1645PY2T, K1645PY2T, K1645PY2H4



XX – год выпуска
YY – неделя выпуска

Основные характеристики микросхемы:

- Ёмкость 64К (8К•8) бит;
- Напряжение питания от 4,5 В до 5,5 В;
- Напряжение питания в режиме хранения интегральной микросхемы не менее 3 В;
- С повышенной стойкостью к воздействию специальных факторов;
- Время выборки адреса не более 55 нс;
- Время выборки по сигналу nCE1 не более 55 нс;
- Время выборки по сигналу CE2 не более 55 нс;
- Время выборки по сигналу nOE не более 25 нс;
- Температурный диапазон:

Обозначение	Диапазон
1645PY2T	минус 60 – 125 °С
K1645PY2T	минус 60 – 125 °С
K1645PY2TK	0 – 70 °С

Тип корпуса:

- 28-и выводной металлокерамический корпус 4119.28-6
- микросхемы K1645PY2H4 поставляются в бескорпусном исполнении

Общее описание и области применения микросхемы

Микросхема 1645PY2T представляет собой статическое оперативное запоминающее устройство с произвольной выборкой (СОЗУ) с информационной емкостью 64К и организацией 8К слов по 8 бит. Микросхема имеет повышенную стойкостью к воздействию специальных факторов.

Микросхема предназначена для применения в блоках и устройствах памяти общих и специальных вычислительных систем с большими потоками обработки информации.

Описание выводов

Таблица 1

Вывод	Контактная площадка кристалла	Условное обозначение	Описание
1	15	D3	Вход/выход данных
2	16	D4	Вход/выход данных
3	17	D5	Вход/выход данных
4	18	D6	Вход/выход данных
5	19	D7	Вход/выход данных
6	20	nCE1	Вход сигнала 1 разрешения выборки (активный низкий уровень)
7	21	A0	Вход сигнала адреса
8	22	nOE	Вход сигнала разрешения выхода данных (активный низкий уровень)
9	23	A10	Вход сигнала адреса
10	24	A11	Вход сигнала адреса
11	25	A12	Вход сигнала адреса
12	26	CE2	Вход сигнала 2 разрешения выборки
13	27	nWE	Вход сигнала разрешения записи (активный низкий уровень)
14	28, 29	Ucc	Питание
15		NC	Не используется
16	1	A1	Вход сигнала адреса
17	2	A2	Вход сигнала адреса
18	3	A3	Вход сигнала адреса
19	4	A4	Вход сигнала адреса
20	5	A5	Вход сигнала адреса
21	6	A6	Вход сигнала адреса
22	7	A7	Вход сигнала адреса
23	8	A8	Вход сигнала адреса
24	9	A9	Вход сигнала адреса
25	10	D0	Вход/выход данных
26	11	D1	Вход/выход данных
27	12	D2	Вход/выход данных
28	13, 14	GND	Общий

Структурная блок-схема микросхемы

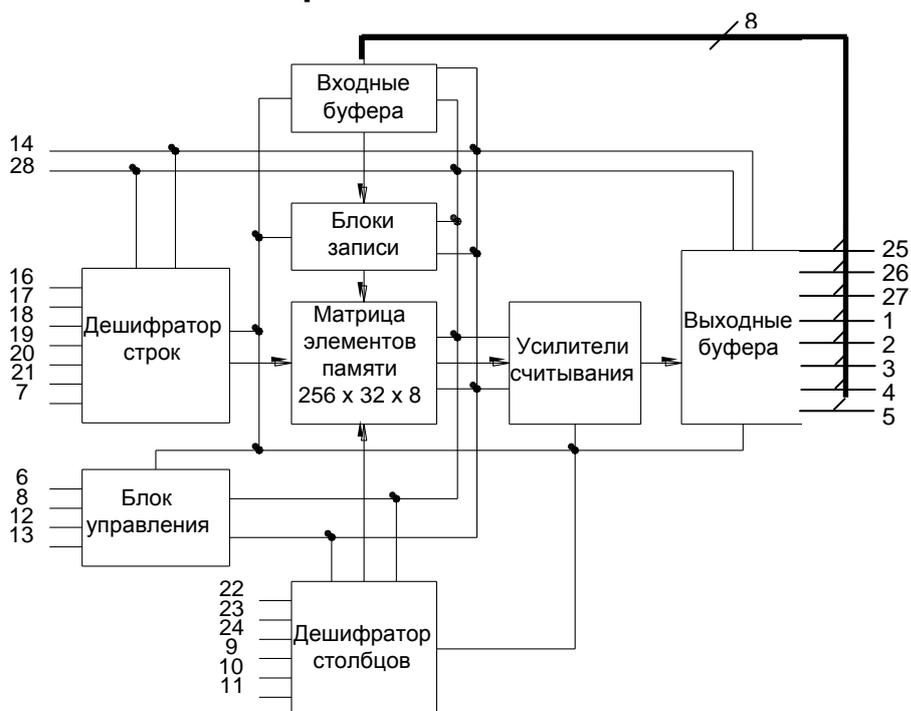


Рисунок 1. Структурная блок-схема

Примечание

Все элементы схемы имеют электрическую связь с соответствующими контактными площадками

Таблица 2 - Таблица истинности микросхемы

nWE	nCE1	CE2	nOE	DATA (D)	Режим
X	H	X	X	Состояние высокого импеданса	Хранение данных
X	X	L	X	Состояние высокого импеданса	Хранение данных
H	L	H	H	Состояние высокого импеданса	Запрет выхода данных при считывании
H	L	H	L	Выходные данные	Считывание данных
L	L	H	X	Входные данные	Запись данных

Примечания.

H – состояние высокого уровня,
L – состояние низкого уровня,
X – состояние высокого или низкого уровня.

Предельно-допустимые и предельные характеристики микросхемы

Таблица 3

N п/п	Наименование параметра	Обозначение параметра	Предельно- допустимый режим		Предельный режим	
			не менее	не более	не менее	не более
1	Напряжение источника питания, В	U_{CC}	4,5	5,5	–	6,0
2	Входное напряжение низкого уровня, В	U_{IL}	0	0,8	минус 0,3**	–
3	Входное напряжение высокого уровня, В,	U_{IH}	2,4	U_{CC}	–	$U_{CC} + 0,3^{**}$
4	Выходной ток низкого уровня, мА	I_{OL}	–	8	–	16
5	Выходной ток высокого уровня	I_{OH}	минус 4	–	минус 8	–
6	Напряжение низкого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OLZ}	0	–	минус 0,3	–
7	Напряжение высокого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OHZ}	–	U_{CC}	–	$U_{CC} + 0,3$
8	Время нарастания и спада входного сигнала, нс	$t_r,$ t_f	–	3*	–	–
9	Ёмкость нагрузки, пФ	C_L	–	30*	–	530

* При измерении динамических параметров.

** Допускается:

- наличие на любых выводах импульсных напряжений низкого и высокого уровня длительностью $t_W \leq 10$ мкс и амплитудой $U_{LA} \geq$ минус 0,5 В, $U_{HA} \geq U_{CC} + 0,5$ В;

- наличие на любых выводах импульсных напряжений низкого и высокого уровня длительностью $t_W \leq 20$ нс, амплитудой $U_{LA} \geq$ минус 2 В, $U_{HA} \geq U_{CC} + 2$ В и входном токе не более ± 20 мА.

Примечание – Не допускается одновременное задание нескольких предельных режимов.

Стойкость к воздействию статического электричества более 2 кВ.

Электрические параметры микросхемы

Таблица 4

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
1	2	3	4	5
1 Выходное напряжение низкого уровня, В	U_{OL}	–	0,4	25, 125, минус 60
2 Выходное напряжение высокого уровня, В	U_{OH}	2,4	–	25, 125, минус 60
3.1 — Ток утечки низкого уровня на входе, мкА	I_{ILL}	минус 1	1	25, 125
3.2		минус 10	10	минус 60
4.1 — Ток утечки высокого уровня на входе, мкА	I_{ILH}	минус 1	1	25, 125
4.2		минус 10	10	минус 60
5.1 Выходной ток низкого уровня в состоянии «Выключено», мкА, 5.2 при: $nCE1 = U_{IH}$	I_{OZL}	минус 1	1	25, 125
		минус 10	10	минус 60
6.1 Выходной ток высокого уровня в состоянии «Выключено», мкА, 6.2 при: $nCE1 = U_{IH}$	I_{OZH}	минус 1	1	25, 125
		минус 10	10	минус 60
7 Динамический ток потребления, мА, при: $nCE1 = U_{IL}$, $CE2 = U_{IH}$, $nOE = U_{IH}$	I_{OCC}	–	100	25, 125, минус 60
8 Ток потребления в режиме хранения, мА, ТТЛ уровни на входах	I_{CCS1}	–	20	25, 125, минус 60
9 Ток потребления в режиме хранения, мА, КМОП уровни на входах	I_{CCS2}	–	3,0	25, 125, минус 60
10 Время выборки адреса, нс	$t_{A(A)}$	–	55	25, 125, минус 60



Продолжение таблицы 4

1	2	3	4	5
11 Время выборки по сигналу nCE1, нс	$t_{A(nCE1)}$	–	55	25, 125, минус 60
12 Время выборки по сигналу CE2, нс	$t_{A(CE2)}$	–	55	25, 125, минус 60
13 Время выборки по сигналу nOE, нс,	$t_{A(nOE)}$	–	25	25, 125, минус 60
14 Время цикла считывания информации, нс, при: $U_{CC} = 4,5 В$	t_{CYR}^*	55	–	25, 125, минус 60
15 Время цикла записи информации, нс	t_{CYW}^*	55	–	25, 125, минус 60
16 Время установления сигнала адреса относительно начала сигнала разрешения записи nWE, нс	$t_{SU(A-nWEHL)}^*$	0	–	25, 125, минус 60
17 Время установления сигнала адреса относительно окончания сигнала разрешения записи nWE, нс	$t_{SU(A-nWEHL)}^*$	50	–	25, 125, минус 60
18 Время установления входных сигналов данных относительно сигнала разрешения записи nWE, нс	$t_{SU(D-nWE)}^*$	30	–	25, 125, минус 60
19 Время сохранения сигнала адреса относительно сигнала разрешения записи nWE, нс	$t_{V(nWE-A)}^*$	0	–	25, 125, минус 60
20 Время сохранения сигнала входных данных относительно сигнала разрешения записи nWE, нс	$t_{V(nWE-D)}^*$	0	–	25, 125, минус 60
21 Длительность сигнала выборки nCE1 и CE2 при записи, нс	$t_{W(nCE1)}^*$ $t_{W(CE2)}^*$	50	–	25, 125, минус 60
22 Длительность сигнала разрешения записи nWE, нс,**	$t_{W(nWE)}^*$	50	–	25, 125, минус 60
23 Время сохранения выходных данных после изменения сигнала адреса, нс,	t_{VQ}^*	5	–	25, 125, минус 60
24 Время задержки распространения при переходе выхода из состояния высокого (низкого) уровня в состояние «Выключено» по сигналу nCE1, нс,	$t_{PHZ(nCE1)}^*$, $t_{PLZ(nCE1)}^*$	–	25	25, 125, минус 60
25 Время задержки распространения при переходе выхода из состояния «Выключено» в состояние высокого (низкого) уровня в по сигналу nCE1, нс	$t_{PZH(nCE1)}^*$, $t_{PZL(nCE1)}^*$	5	–	25, 125, минус 60
26 Время задержки распространения при переходе выхода из состояния высокого (низкого) уровня в состояние «Выключено» по сигналу CE2, нс	$t_{PHZ(CE2)}^*$, $t_{PLZ(CE2)}^*$	–	25	25, 125, минус 60

Продолжение таблицы 4

1	2	3	4	5	
27	Время задержки распространения при переходе выхода из состояния «Выключено» в состояние высокого (низкого) уровня в по сигналу CE2, нс,	$t_{PZH(CE2)}^*$, $t_{PZL(CE2)}^*$	5	–	25, 125, минус 60
28	Время задержки распространения при переходе выхода из состояния высокого (низкого) уровня в состояние «Выключено» по сигналу nOE, нс	$t_{PHZ(nOE)}^*$, $t_{PLZ(nOE)}^*$	–	25	25, 125, минус 60
29	Время задержки распространения при переходе выхода из состояния «Выключено» в состояние высокого (низкого) уровня в по сигналу nOE, нс	$t_{PZH(nOE)}^*$, $t_{PZL(nOE)}^*$	0	–	25, 125, минус 60
30	Время задержки распространения при переходе выхода из состояния высокого (низкого) уровня в состояние «Выключено» по сигналу nWE, нс	$t_{PHZ(nWE)}^*$, $t_{PLZ(nWE)}^*$	–	25	25, 125, минус 60
31	Время задержки распространения при переходе выхода из состояния «Выключено» в состояние высокого (низкого) уровня в по сигналу nWE, нс	$t_{PZH(nWE)}^*$, $t_{PZL(nWE)}^*$	5	–	25, 125, минус 60

* Временные параметры t_{CYR} , t_{CYW} , $t_{SU(A-nWEHL)}$, $t_{SU(A-nWELH)}$, $t_{SU(D-nWE)}$, $t_{V(nWE-A)}$, $t_{V(nWE-D)}$, $t_{W(nCE1)}$, $t_{W(CE2)}$, $t_{W(nWE)}$, t_{VQ} , $t_{PHZ(nCE1)}$, $t_{PZL(nCE1)}$, $t_{PHZ(CE2)}$, $t_{PZL(CE2)}$, $t_{PHZ(nOE)}$, $t_{PZL(nOE)}$, $t_{PHZ(nWE)}$, $t_{PZL(nWE)}$ – являются режимными. Значения режимных параметров проверяются в процессе функционального контроля при обеспечении временных диаграмм, приведенных на рисунках 9 – 13.

** В режиме записи при $nOE = U_{IL}$ на протяжении цикла записи, длительность сигнала разрешения записи nWE определяется как $t_{SU(D-nWE)} + t_{PHZ(nWE)}$

Электрические параметры микросхемы K1645PY2H4 (бескорпусное исполнение)

№ п/п	Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °C
			не менее	не более	
1	Ток потребления в режиме хранения, мА, КМОП уровни на входах	I_{CCS2}	–	0,9	25
2	Функциональный контроль, $U_{CC} = 5,5$ В	ФК	–	–	25

Временные диаграммы цикла записи и чтения

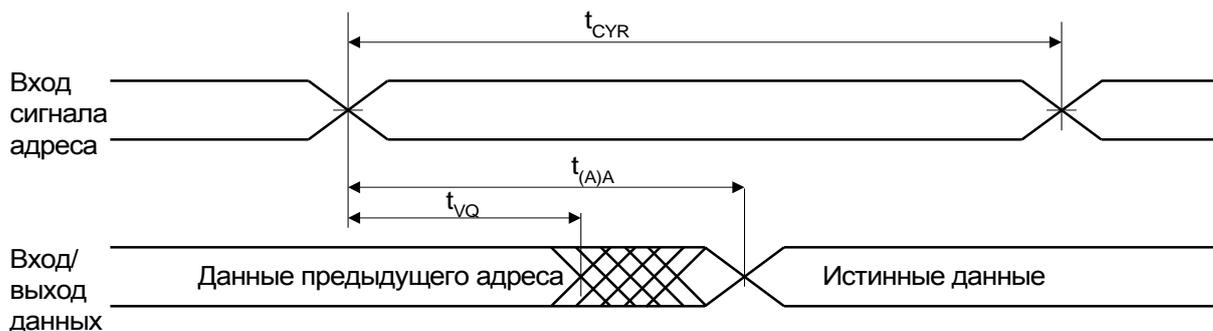


Рисунок 2. Временная диаграмма цикла чтения 1

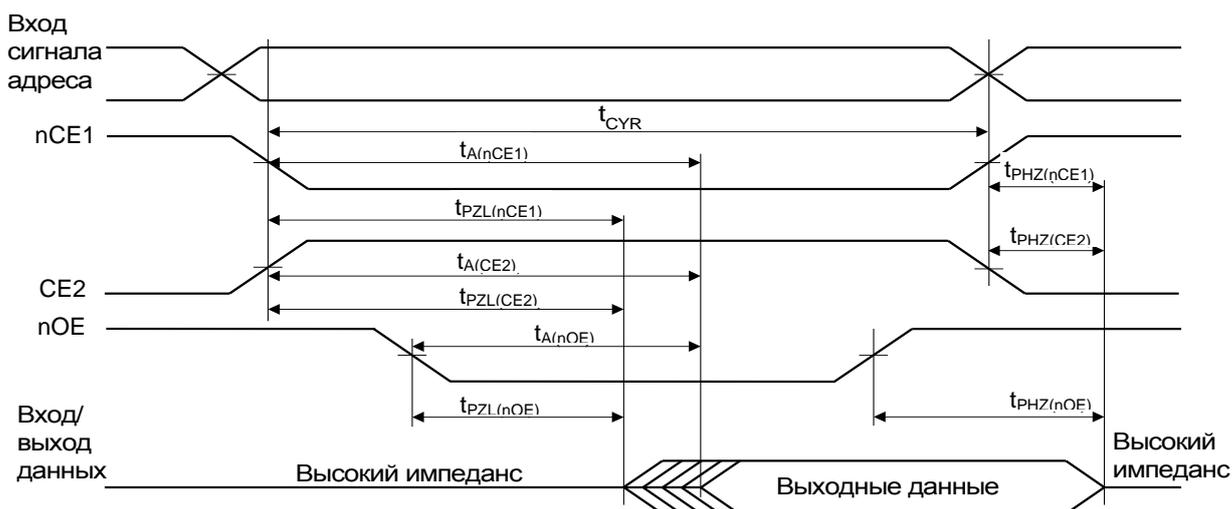


Рисунок 3. Временная диаграмма цикла чтения 2. Управление по nOE

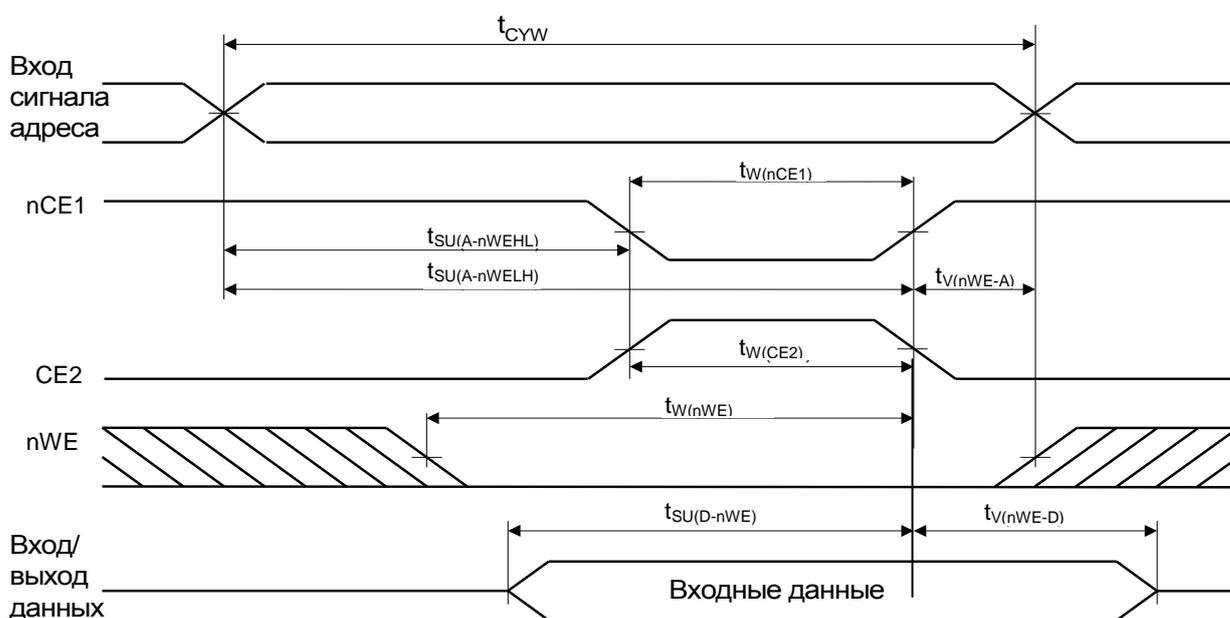


Рисунок 4. Временная диаграмма цикла записи 1. Управление по nCE1 (CE2)

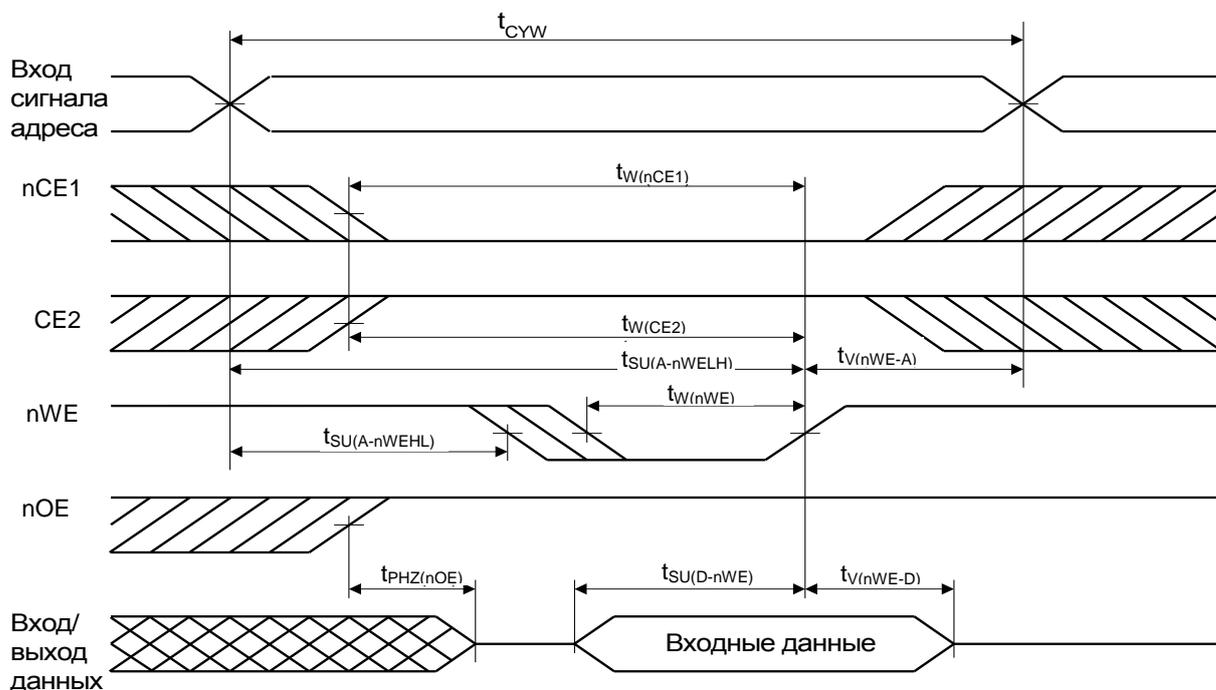


Рисунок 5. Временная диаграмма цикла записи 2. Управление по nWE, nOE = U_{ИH} на протяжении цикла записи

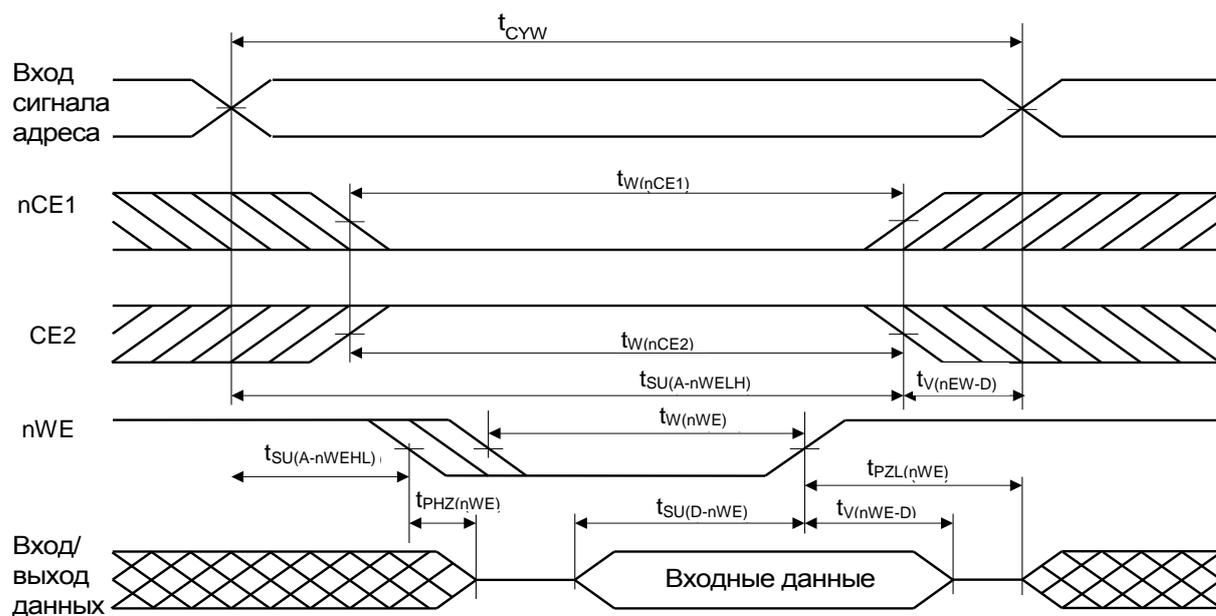


Рисунок 6. Временная диаграмма цикла записи 3. Управление по nWE, nOE = U_{ИL} на протяжении цикла записи



Рисунок 7. Временная диаграмма режима хранения при пониженном напряжении питания

Типовые зависимости

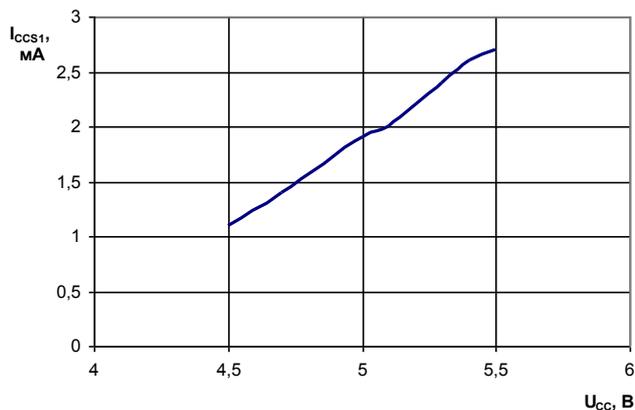


Рисунок 8 – Зависимость тока потребления в режиме хранения, I_{CCS1} , от напряжения питания, U_{CC} , при: $t_{CYR} = 55$ нс, $U_{IL} = 0,8$ В, $U_{IH} = 2,4$ В, $T = 25$ °С

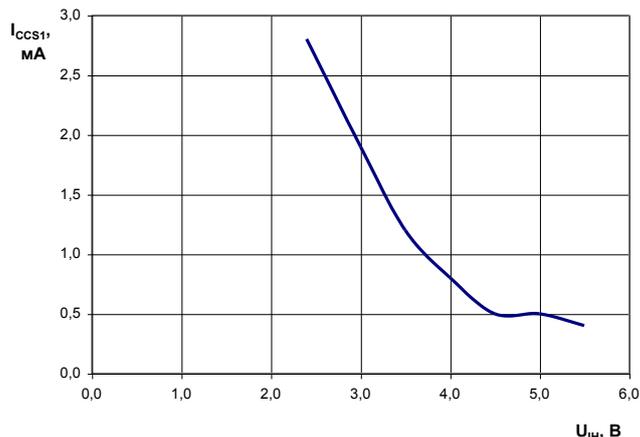


Рисунок 9 – Зависимость тока потребления в режиме хранения, I_{CCS1} , от входного напряжения высокого уровня, U_{IH} , при: $U_{CC} = 5,5$ В, $U_{IL} = 0,8$ В, $t_{CYR} = 55$ нс, $T = 25$ °С

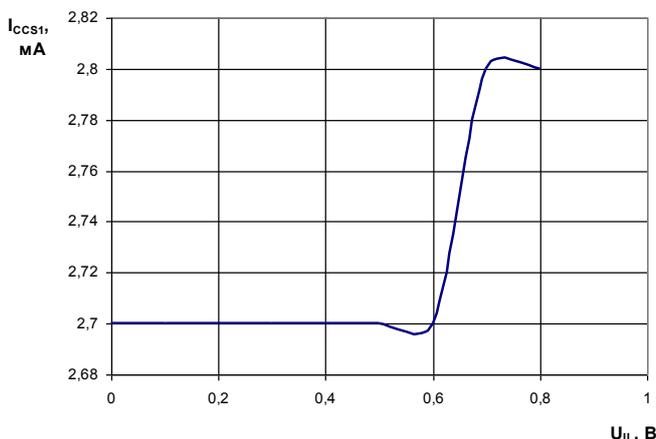


Рисунок 10 – Зависимость тока потребления в режиме хранения, I_{CCS1} , от входного напряжения низкого уровня, U_{IL} , при: $U_{CC} = 5,5$ В, $U_{IH} = 2,4$ В, $t_{CYR} = 55$ нс, $T = 25$ °С

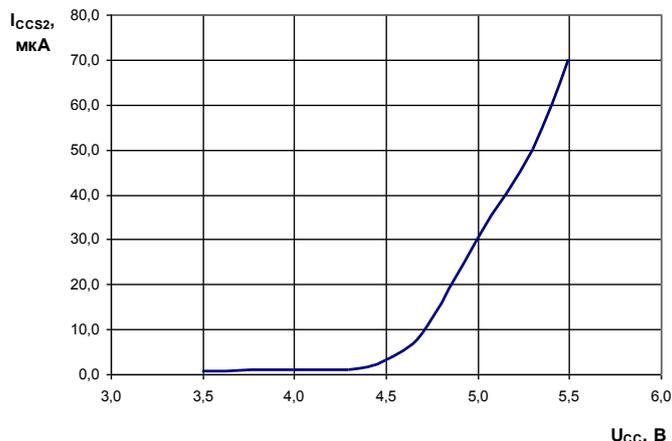


Рисунок 11 – Зависимость тока потребления в режиме хранения, I_{CCS2} , от напряжения питания, U_{CC} , при: $T = 25$ °С

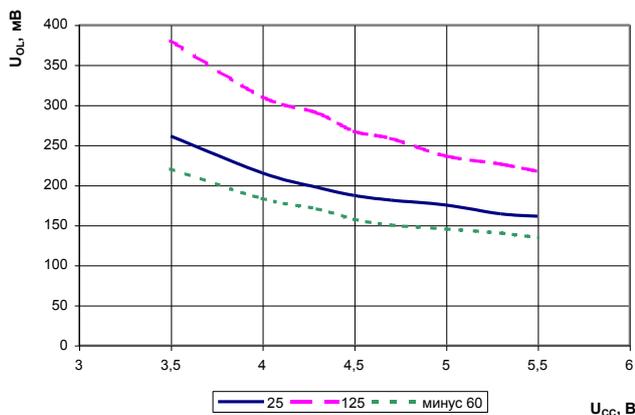


Рисунок 12. Зависимость выходного напряжения низкого уровня от напряжения питания, U_{CC} , при: $I_{OL} = 8$ мА, $T = 25$ °С

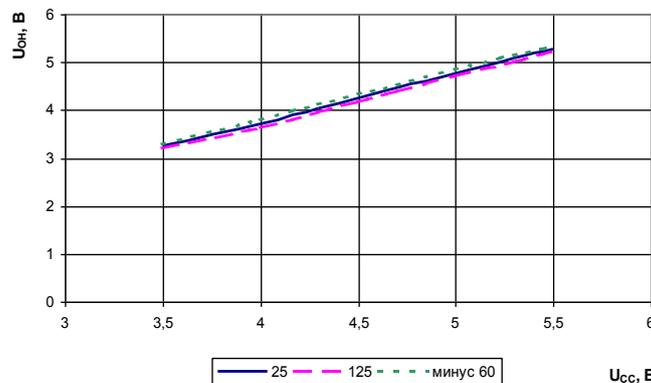


Рисунок 13 – Зависимость выходного напряжения высокого уровня, U_{OH} , от напряжения питания, U_{CC} , при: $I_{OH} = \text{минус } 4$ мА, $T = 25$ °С

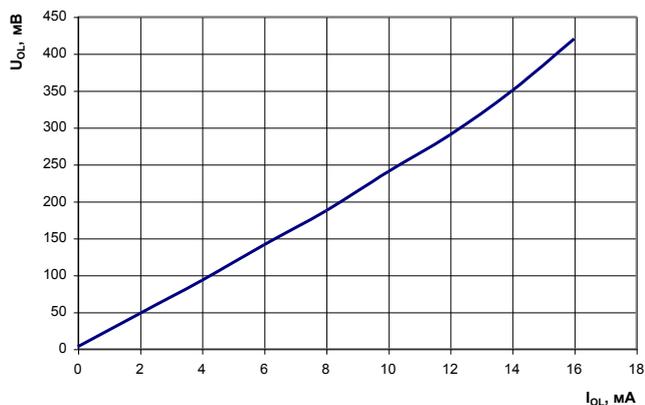


Рисунок 14. Зависимость выходного напряжения низкого уровня от тока нагрузки, при: $U_{CC} = 4,5$ В, $T = 25$ °С

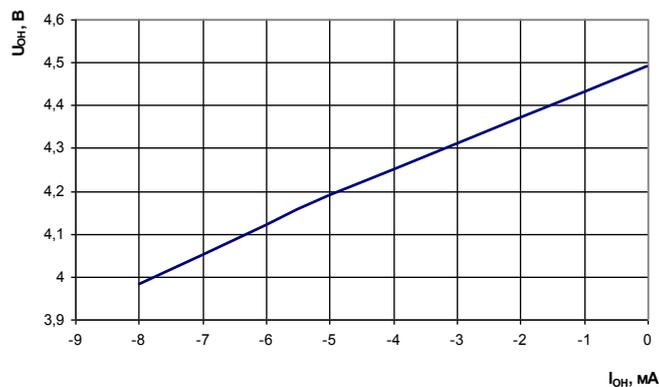


Рисунок 15. Зависимость выходного напряжения высокого уровня от тока нагрузки, при: $U_{CC} = 4,5$ В, $T = 25$ °С

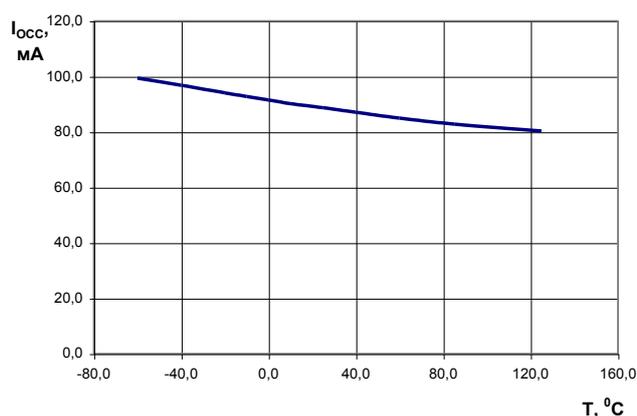


Рисунок 16. Зависимость динамического тока потребления от температуры, при: $U_{CC} = 5,5$ В, $t_{CYR} = 55$ нс

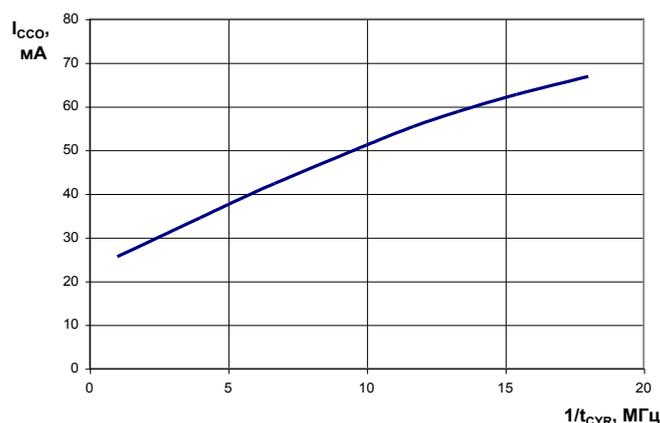


Рисунок 17. Зависимость динамического тока потребления от частоты обращения $1/t_{CYR}$, при: $U_{CC} = 5,5$ В и $T = 25$ °С

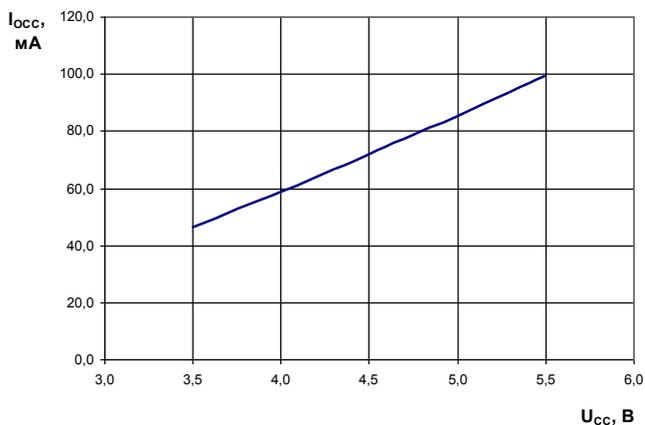


Рисунок 18. Зависимость динамического тока потребления от напряжения питания, при: $t_{CYR} = 55$ нс, $T = \text{минус } 60$ °С

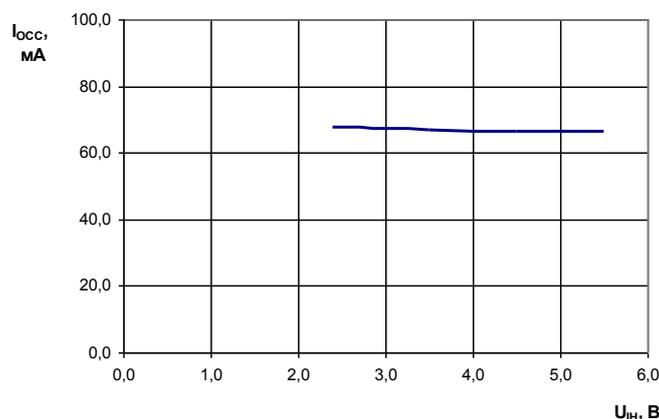


Рисунок 19. Зависимость динамического тока потребления от входного напряжения высокого уровня, при: $U_{CC} = 5,5$ В, $U_{IL} = 0,8$ В, $t_{CYR} = 55$ нс, $T = 25$ °С

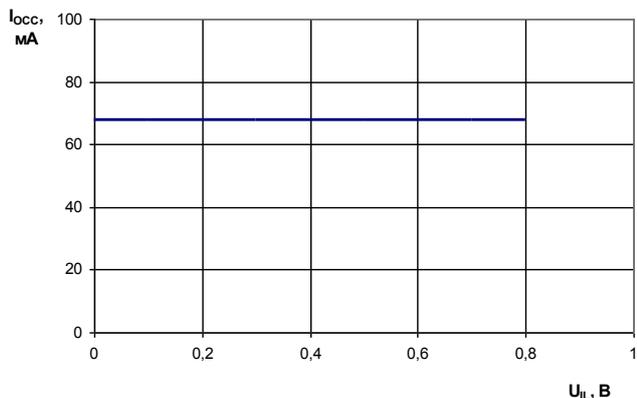


Рисунок 20. Зависимость динамического тока потребления от входного напряжения низкого уровня, при: $U_{CC} = 5,5$ В, $U_{IL} = 0,8$ В, $t_{CYR} = 55$ нс, $T = 25$ °С

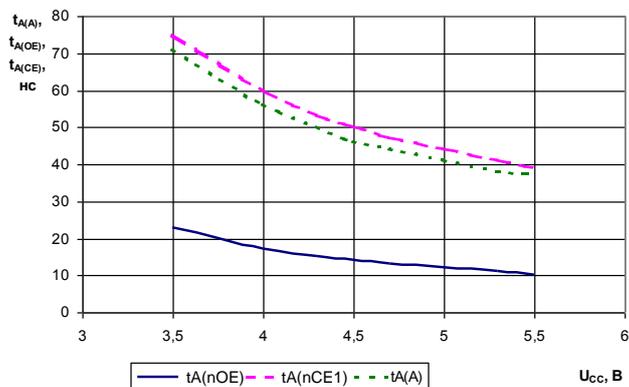


Рисунок 21. Зависимость времени выборки адреса, $t_{A(A)}$, времени выборки по сигналу nCE1, $t_{A(nCE1)}$, времени выборки по сигналу nOE, $t_{A(nOE)}$, от напряжения питания, при: $T = 125$ °С

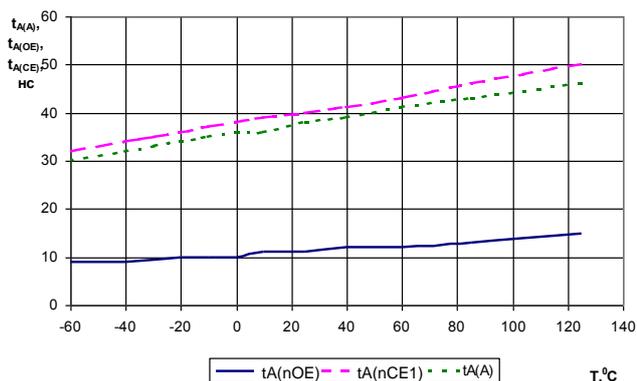


Рисунок 22. Зависимость времени выборки адреса, $t_{A(A)}$, времени выборки по сигналу nCE1, $t_{A(nCE1)}$, времени выборки по сигналу nOE, $t_{A(nOE)}$, от температуры, при: $U_{CC} = 4,5$ В

Габаритный чертеж микросхемы

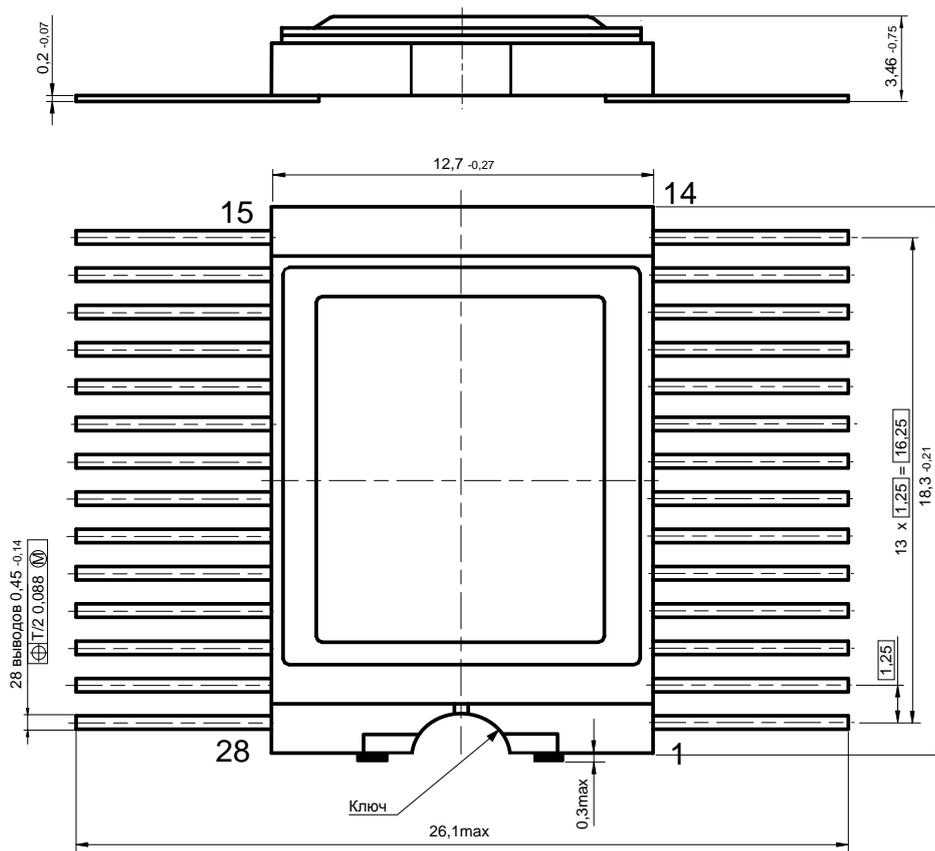


Рисунок 23. Корпус 4119.28-6

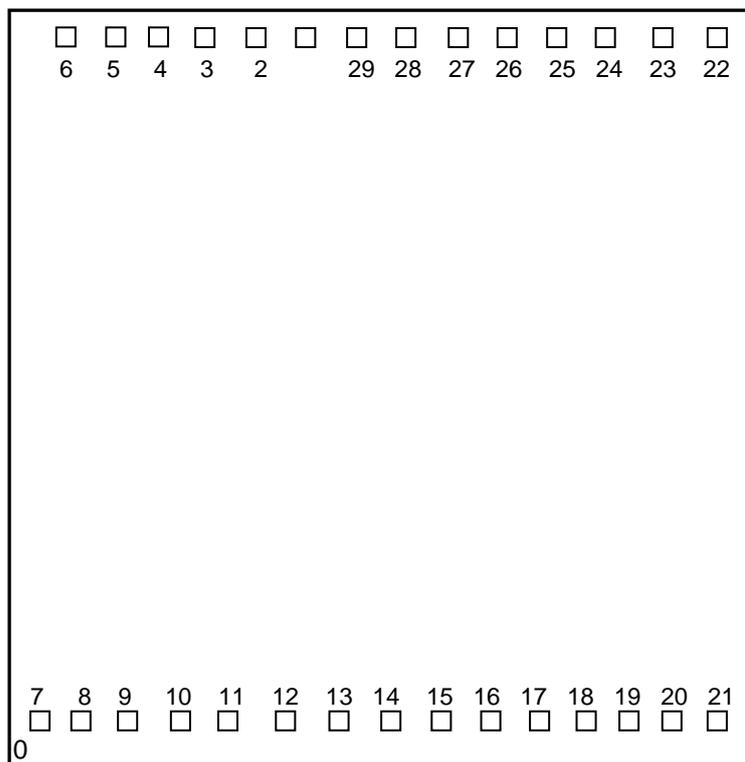


Рисунок 24 Кристалл (бескорпусное исполнение) 5,76 мм x 6,17 мм (max.)

Информация для заказа

Обозначение микросхемы	Маркировка	Тип корпуса	Температурный диапазон
1645РУ2Т	1645РУ2Т	4119.28-6	минус 60 – 125 °С
К1645РУ2Т	К1645РУ2Т	4119.28-6	минус 60 – 125 °С
К1645РУ2ТК	К1645РУ2Т●	4119.28-6	0 – 70 °С

Примечание:

Микросхемы в бескорпусном исполнении поставляются в виде отдельных кристаллов, получаемых разделением пластины. Микросхемы поставляются в таре (кейсах) без потери ориентации. Маркировка микросхемы – К1645РУ2Н4, наносится на тару.

Микросхемы с приемкой «ВП» маркируются ромбом.

Микросхемы с приемкой «ОТК» маркируются буквой «К».

Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	02.04.2010	2.1	Корректировка на основании планового пересмотра документации	1, 13
2	27.04.2010	2.2	Замена логотипа	1
3	21.02.2011	2.3	Табл.4: Изменена величина динамического тока потребления I _{осс} со 160 мА на 100 мА в соответствии с извещением об изменении ТСКЯ.3419-10	5
4	04.10.2011	2.4	Уточнение наименования микросхем	По тексту
5	05.02.2013	2.5.0	Введение микросхемы Н4 в бескорпусном исполнении	По тексту
6	11.03.2013	2.5.1	Приведение наименований сигналов с ТУ	По тексту