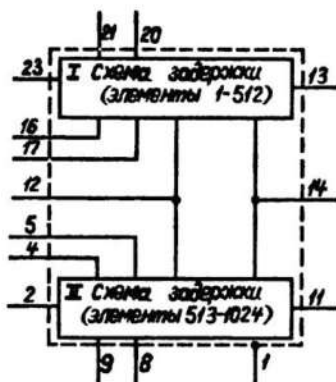
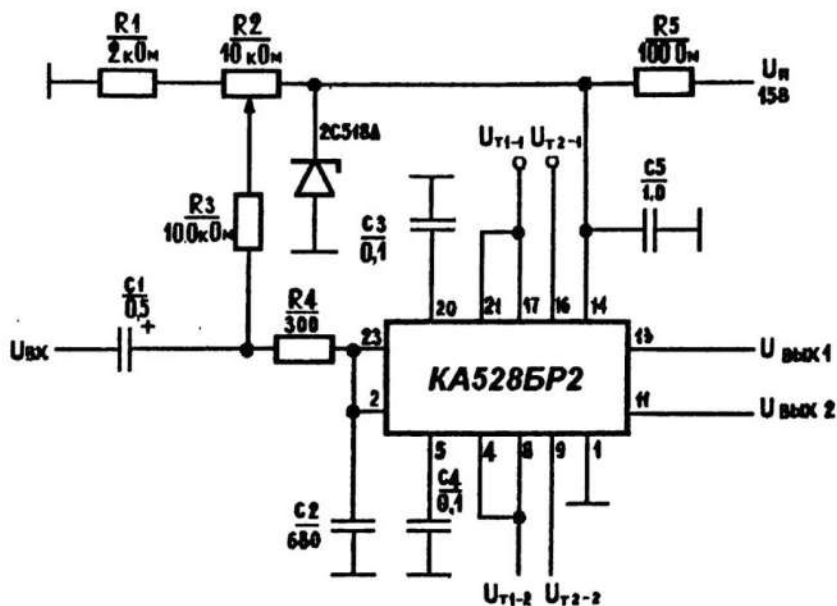


528BP2 KA528BP2

Микросхема представляет собой дискретно-аналоговую схему задержки с повышенным временем задержки, информационной емкостью 512×2 элементов задержки. Состоит из двух идентичных независимых схем задержки, выполненных в виде «пожарных цепочек». Время задержки одной схемы $t_3 = 512/f_T$. Корпус типа 405.24-2, масса не более 2,5 г.



Структурная схема KA528BP2



Типовая схема включения KA528BP2

Назначение выводов: 1 — подложка; 2 — вход 2; 4 — напряжение выборки; 5 — напряжение смещения; 8 — напряжение управляющего тактового сигнала 1; 9 — напряжение управляющего тактового сигнала 2; 11 — выход 2; 12 — напряжение смещения 3; 13 — выход 1; 14 — напряжение питания; 16 — напряжение управляющего тактового сигнала 2; 17 — напряжение управляющего тактового сигнала 1; 20 — напряжение смещения 1; 21 — напряжение выборки 1; 23 — вход 1.

Электрические параметры

Номинальное напряжение питания	15 В ±5%
Ток потребления	≤ 1,8 мА
Напряжение шумов, приведенное ко входу	≤ 3 мВ
Коэффициент усиления напряжения ($f_T=1$ МГц) ...	0,8...1,6
Максимальный коэффициент гармоник	≤ 4%
Коэффициент неравномерности амплитудно-частотной характеристики	≤ 5 дБ

Предельно допустимые режимы эксплуатации

Максимальный верхний уровень напряжения тактовых импульсов	15,75 В
Нижний уровень напряжения тактовых импульсов	0...0,2 В
Максимальное входное напряжение:	
постоянное	0,5 В
эффективное	0,71 В
Частота следования импульсов тактовых сигналов	0,02...1 МГц
Минимальное сопротивление нагрузки	39 кОм

Примечание: при работе на низких f_T конденсаторы к выводам 5 и 20 ($U_{см}$ тетродных электродов) можно не подключать.