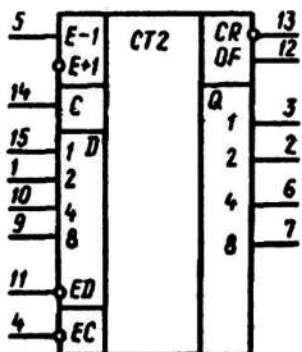


533IE13 K533IE13

Микросхема представляет собой синхронный четырехразрядный параллельный реверсивный двоичный счетчик. Содержит 406 интегральных элементов. Корпус типа 402.16-32, масса не более 1,1 г.



Условное графическое обозначение K533IE13

Назначение выводов: 1 — вход первого разряда D_2 ; 2 — выход первого разряда Q_2 ; 3 — выход нулевого разряда Q_1 ; 4 — вход разрешения счета $\bar{E}\bar{C}$; 5 — вход направления счета $E \pm 1$; 6 — выход второго разряда Q_4 ; 7 — выход третьего разряда Q_8 ; 8 — общий; 9 — вход третьего разряда D_8 ; 10 — вход второго разряда D_4 ; 11 — вход разрешения предустановки $\bar{E}\bar{D}$; 12 — выход переполнения OF ; 13 — выход переноса $\bar{C}\bar{R}$; 14 — вход синхронизации C ; 15 — вход нулевого разряда D_1 ; 16 — напряжение питания.

Таблица рабочих состояний

Входы					Выходы	Режим
$\bar{E}\bar{D}$	$\bar{E}\bar{C}$	$E \pm 1$	C	$D_1...D_8$	$Q_1...Q_8$	
0	X	X	X	D	D	Предустановка
1	1	X	X	X	Q_{n-1}	Запрет счета (хранение)
1	0	0	┘	X	$Y+1$	Прямой счет (+1)
1	0	1	┘	X	$Y-1$	Обратный счет (-1)

Таблица рабочих состояний

Входы			Выходы			Режим
\overline{EC}	$E+1$	C	$Q1...Q8$	OF	\overline{CR}	
1	0	X	15	1	1	Направление любого счета
X	0	1	15	1	1	
0	0	0	15	1	0	
1	1	X	0	1	1	Направление обратного счета
X	1	1	0	1	1	
0	1	0	0	1	0	
X	X	X	Любой код кроме 0 и 15	0	1	Любой

Примечание: X — неопределенность; D — входная информация; \lceil — переход от низкого уровня к высокому.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,7 В
Ток потребления	≤ 35 мА
Входной ток низкого уровня:	
по выводу 4	≤ −1,2 мА
по остальным выводам	≤ −0,4 мА
Входной ток высокого уровня:	
по выводу 4	≤ 60 мкА
по остальным выводам	≤ 20 мкА
Время задержки распространения сигнала при переходе из состояния низкого уровня в состояние высокого уровня по входам:	
от входа \overline{ED} до выходов Q	≤ 33 нс
от входов D до выходов Q	≤ 32 нс
от входа C до выходов Q	≤ 24 нс
от входа C до выхода OF	≤ 42 нс
от входа $E \pm 1$ до выхода OF	≤ 33 нс
от входа C до выхода \overline{CR}	≤ 20 нс
от входа $E \pm 1$ до выхода \overline{CR}	≤ 45 нс
от входа \overline{EC} до выхода \overline{CR}	≤ 33 нс

Время задержки распространения сигнала при переходе из состояния высокого уровня в состояние низкого уровня по входам:

от входа \overline{ED} до выходов Q	≤ 50 нс
от входов D до выходов Q	≤ 40 нс
от входа C до выходов Q	≤ 36 нс
от входа C до выхода OF	≤ 52 нс
от входа $E \pm 1$ до выхода OF	≤ 33 нс
от входа C до выхода \overline{CR}	≤ 24 нс
от входа $E \pm 1$ до выхода \overline{CR}	≤ 45 нс
от входа EC до выхода \overline{CR}	≤ 33 нс